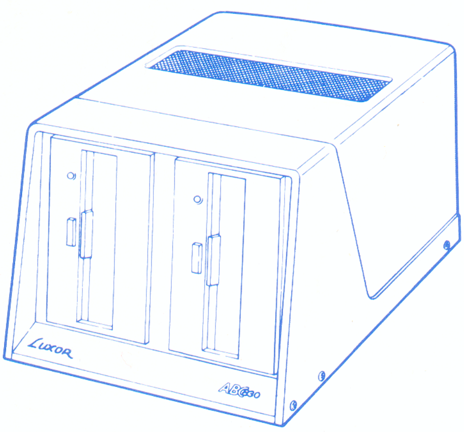
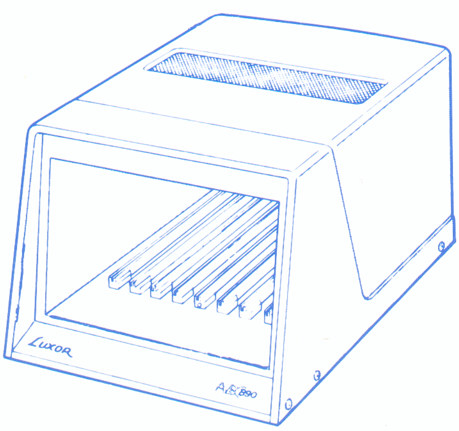
Luxor Datorer

Flexskiveenhet ABC
Flexskiveenhet ABC 830
Flexskiveenhet ABC 832

Expansionsenhet ABC 890

Servicemanual





ABC 800®

Version 2.0 Augusti 1982

INNEHÅLL

1. ALLMÄNT

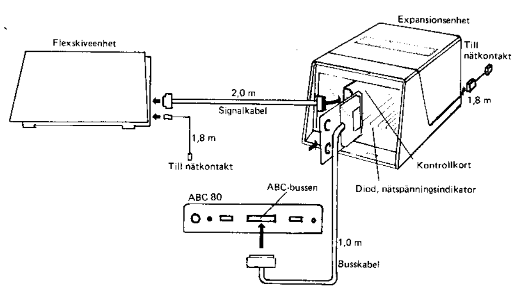
I den här servicemanualen behandlas följande enheter:

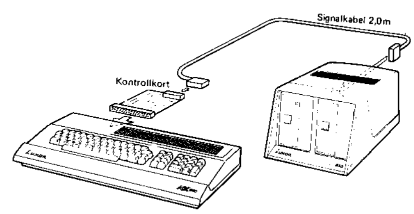
- o Flexskiveenhet ABC (till ABC 80).
- o Flexskiveenheterna ABC 830 och ABC 832.
- o Expansionsenhet ABC 890.

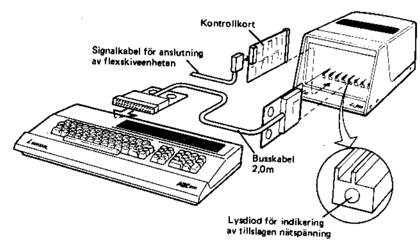
Till Flexskiveenhet ABC hör även Expansionsenhet ABC och två kablage. Expansionsenheten ansluts via en 50-polig skärmad rundkabel till ABC 80. I expansionsenhetens backplane ansluts också ett minneskort och ett controllerkort. Via controllerkortet ansluts flexskiveenheten med en 24-polig rundkabel. På minneskortet finns det plats för ett 4 kbyte ROM för DOS och ett 4 x 1 kbyte PROM/EPROM för printerrutin och optioner. Controllerkortet sköter om kommunikationen med datorn och styr drivenheterna. Flexskiveenhet ABC består av två driveenheter för 5 1/4" flexskiva och en nätdel.

Flexskiveenhet ABC 830/ABC 832 ansluts till controllerkortet via en 24-polig rundkabel. Controllerkortet ansluts till ABC 800 i den lediga kortplatsen på baksidan av datorn. Det är först när systemet ska utökas med flera expansionskort som Expansionsenhet ABC 890 måste användas. Flexskiveenhet ABC 830/ABC 832 och Expansionsenhet ABC 890 kopplas ihop på samma sätt som flexskiveenhet och expansionsenhet till ABC 80.

Flexskiveenheterna, expansionsenheterna och controllerkorten är i princip identiska för samtliga system. Något minneskort behövs inte i systemet med ABC 830/ABC 832, eftersom både DOS och printerrutinen ligger lagrade i ROM/PROM-kretsarna i datorn.







2. DRIVENHETEN

En drivenhets uppgift är att spela in och läsa digitala data på en flexskiva samt att ta emot och generera kontrollsignaler som är nödvändiga för att läs/skriv-uppgiften ska kunna utföras.

Flexskivan hålls på plats och centreras med hjälp av en kon och ett mothåll, som placerats på en axel tillsammans med ett svänghjul. På svänghjulet kan skivans hastighet (300 rpm) kontrolleras med hjälp av stroboskopmarkeringarna. En drivrem kopplar svänghjulet till en 12 V likströmsmotor, denna styrs av signalen "Motor On" via kretsen för hastighetsreglering. För att läs/skriv-huvudet ska ligga an mot skivan när den används, finns det en dragmagnet. Magneten styrs av signalerna "Motor On" och "Drive Select".

Stegmotorn får läs/skriv-huvudet att gå från spår till spår via ett positioneringssystem. Kontrollkretsarna till stegmotorn får från FD-controllern signalerna "Direction" och "Step" och från "Track 00"-avkännaren får de signalen för indikering av spår 0.

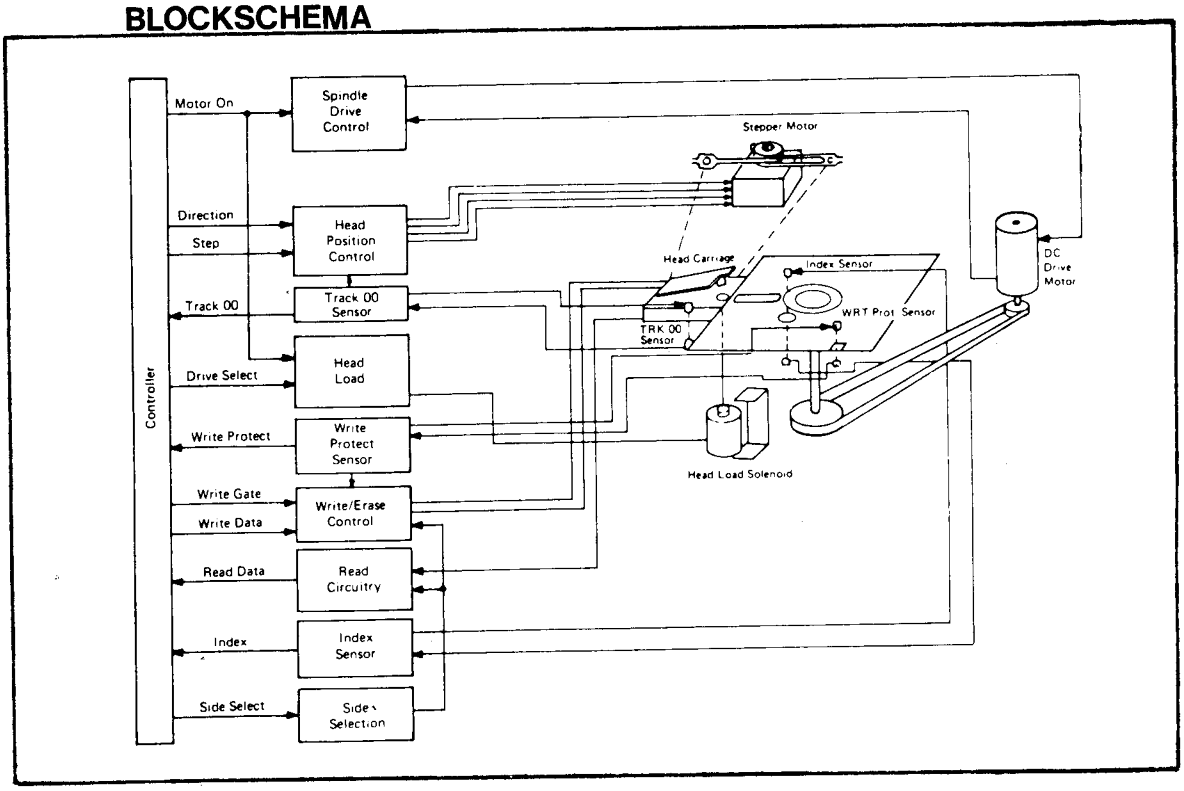
Övriga signaler från controllern till "driven" är "Write Gate" som öppnar drivenheten för radering eller skrivning på skivan och "Write Data" som överför data i serieform till drivenheten.

Med optiska avkännare kontrolleras om skivan är skrivskyddad och när indexhålet passerar. Detta resulterar i signalerna "Write Protect" och "Indexpuls". Observera att skrivskyddet även blockerar skrivporten.

Från drivenheten fås signalen "Read Data" när läsning sker på skivan.

Drivenheterna beskrivs utförligt i separata dokument.

BLOCKSCHEMA

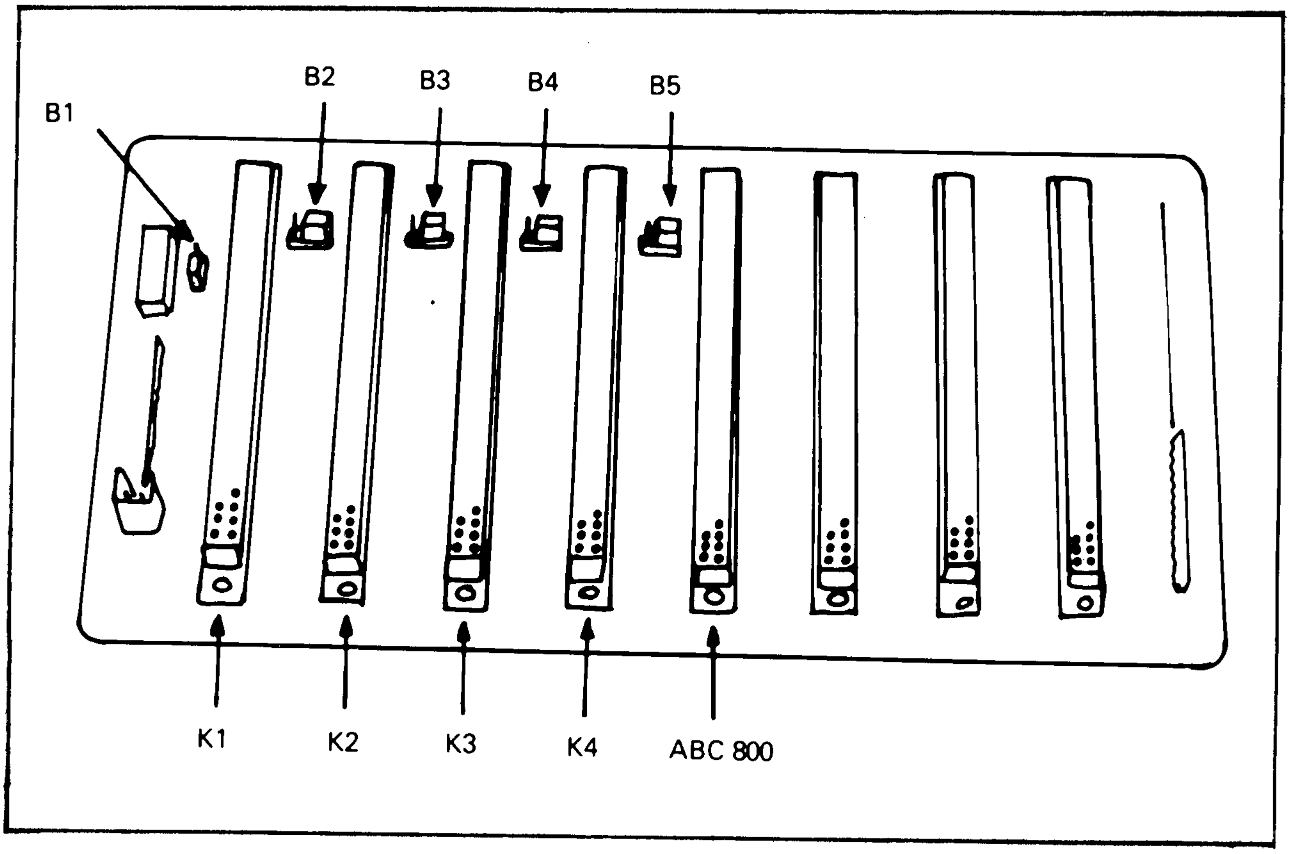


3. BACKPLANE

Expansionsenhetens backplane är bestyckad med åtta 64-poliga Europa-don, ett 4-poligt kontaktdon för spänning in (+5 V, +12 V, -12 V och jord) samt ett 2-poligt kontaktdon för lysdioden.

Av de åtta Europa-donen är ett till för en 50-polig busskabel, tre för 4680-minnesbuss och fyra för I/O-kort med 4680- eller ABC-buss. Omkopplingen mellan 4680- och ABC-buss görs med byglingar på kortet.

På varje signalfolie finns sk dynamiska termineringar (en resistor och en kondensator) för att korrekt avsluta den 50-poliga busskabeln.



4. KRAFTENHET

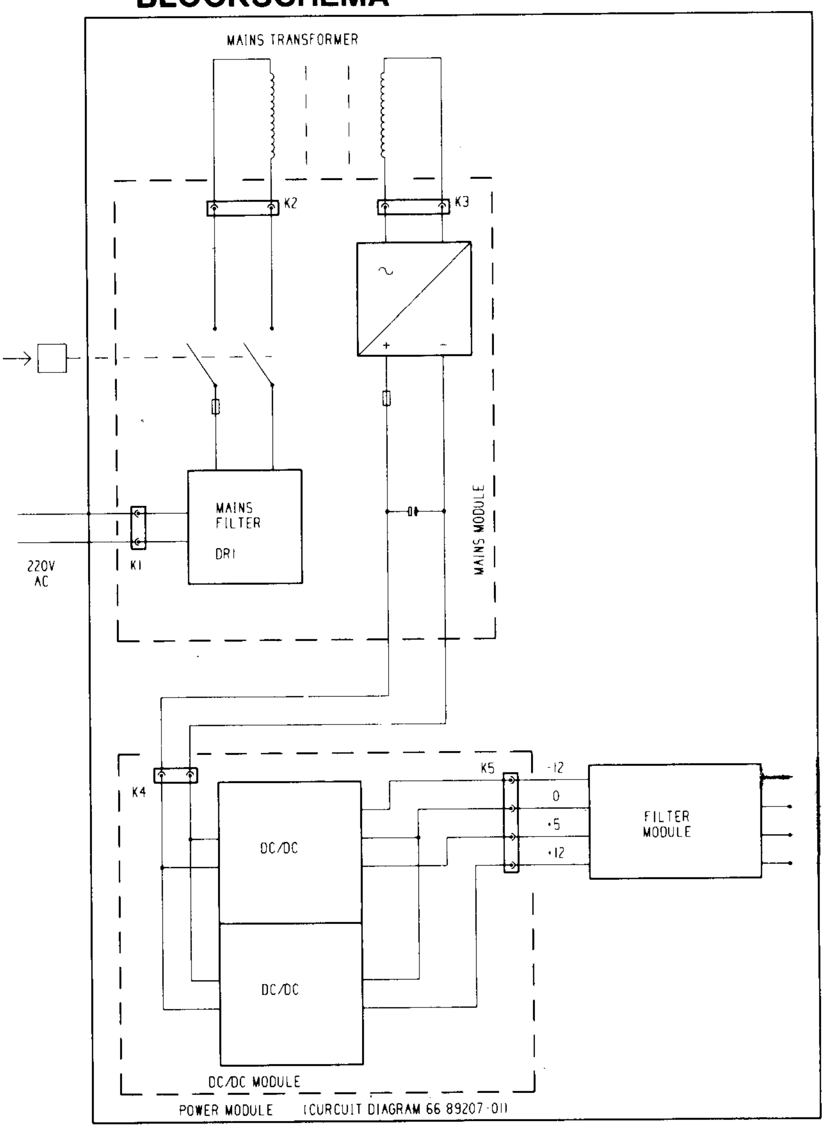
Kraftenheten, som är identisk för alla enheterna, består av nätmodul, transformator, kylfläns, DC/DC-moduler samt filtermodul.

Nätspänningen ansluts via ett nätfilter, en säkring och en strömbrytare till nättransformatorn. Från nättransformatorns sekundärlindning lämnas, via en diodbrygga och en glättingkondensator, en 28 V likspänning till DC/DC-modulerna. DC/DC-modulerna är uppbyggda som sekundärswitchade spänningsregulatorer. Regleringen åstadkomms med hjälp av en frekvensändring. Styrkretsen (TL 497) får sin matning via en zenerdiod. TL 497 har intern referens med vilken den återmatade spänningen på stift 1 jämförs. När den återmatade spänningen är lägre än referensnivån triggas kretsens oscillator, som då lämnar en puls till transistorn (BDX 34A). Transistorn börjar nu leda och laddar upp en drossel och en utgångskondensator på stift 3. Strömmen till lasten kommer nu via utgångskondensatorn, drosseln och switchdioden (RGP 30D). Då spänningen över utgångskondensatorn börjar sjunka känner komparatorn av detta och styrkretsens oscillator triggas igen. Transistorn börjar nu att laddas upp igen.

12 V-spänningen erhålls genom att drosseln i 5 V-stabilisatorn ersatts med en transformator.

För att reducera ripplet på +5 V- och +12 V-spänningarna kopplas de via en filtermodul.

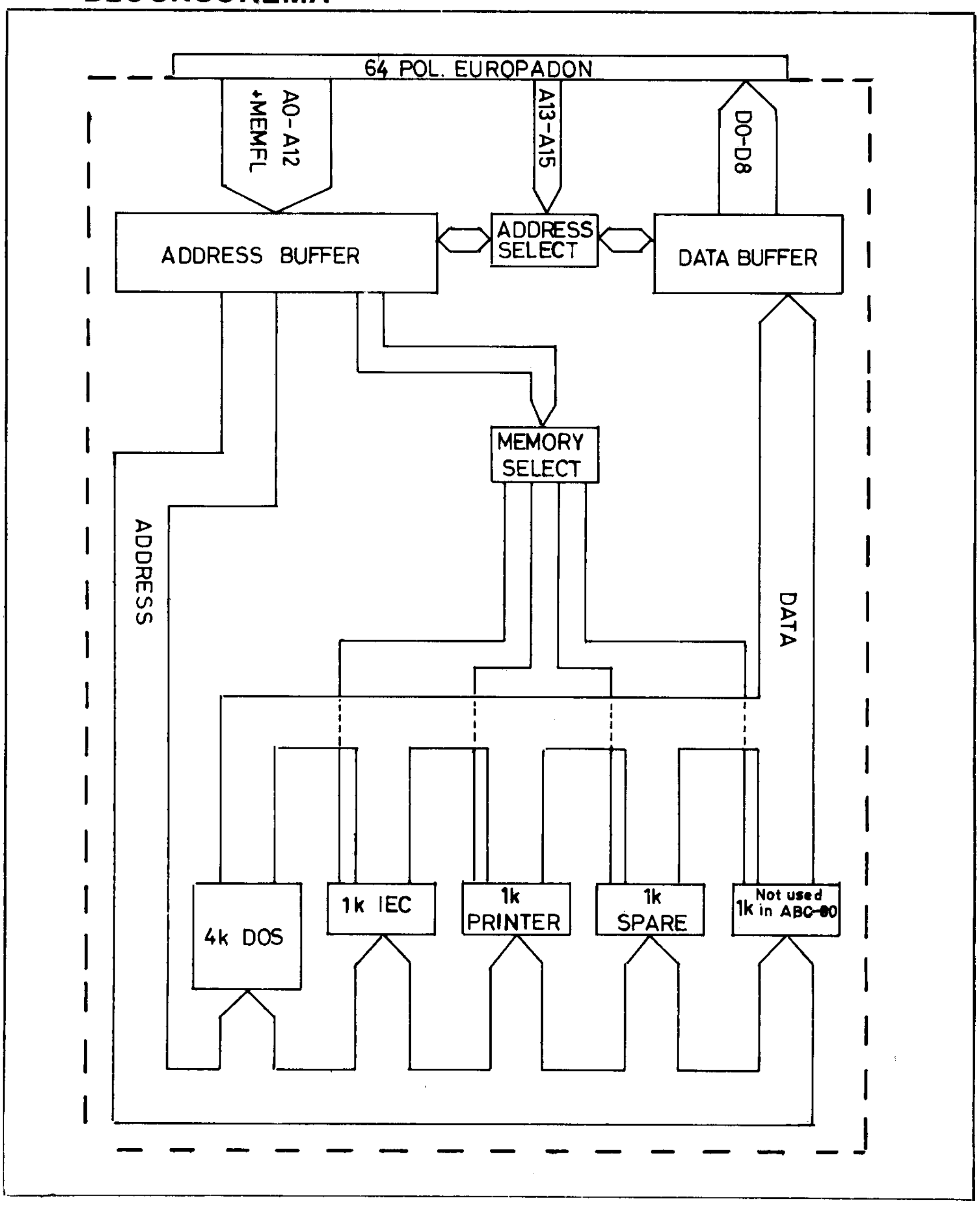
BLOCKSCHEMA



Minneskortet behöver bara användas i ABC 80-system med flexskiveenhet ABC.

Minneskortet ansluts till expansionsenhetens minnessida. Kortet har byglingar för basadress och för ROM/EPROM-typ. Kortet är förbyglat till basadress 24 k och EPROM-typ 2708. Minnesarean från 24 k till 28 k upptas av en ROM-krets (2332) innehållande DOS. Från 28 k till 31 k kan tre 1 kbyte EPROM anslutas. Både data- och adressledningarna är buffrade för att ge ökad drivförmåga. Observera att då vissa typer av EPROM kräver -5 V, finns det en serieregulator (79 M05) på minneskortet.

BLOCKSCHEMA



Beskrivningen gäller för controllerkort till flexskiveenheterna 830 och 832. Hårdvarumässigt är dessa kort lika men styrprogrammet, som finns i PROM:kretsen 2716, är olika. Vissa statussignaler kan därför ha olika funktioner (t.ex. E/D densitet omkopplare). Controllerkortet är konstruerat som ett I/O-kort för anpassning till ABC-bussen enligt 4680-standard.

Kortet har två kontakter; en 64-polig och en 25-polig. Via den 64-pol kontakten ansluts kortet till den 64-poliga busskontakten på datorn (ABC 800) eller till I/O-sidan i Expansionsenhet ABC (ABC 80). Till den 25-poliga kontakten ansluts två drivenheter.

6.1 Blockschemabeskrivning

Controllerkortet kan delas upp i tre delar:

1. Anpassningselektronik mot datorenheten via busskontakten.
2. Elektronikdel för kontroll och dataöverföring mellan dessa båda block.
3. Anpassningselekronik mot drivenheterna via den 25-pol kontakten.

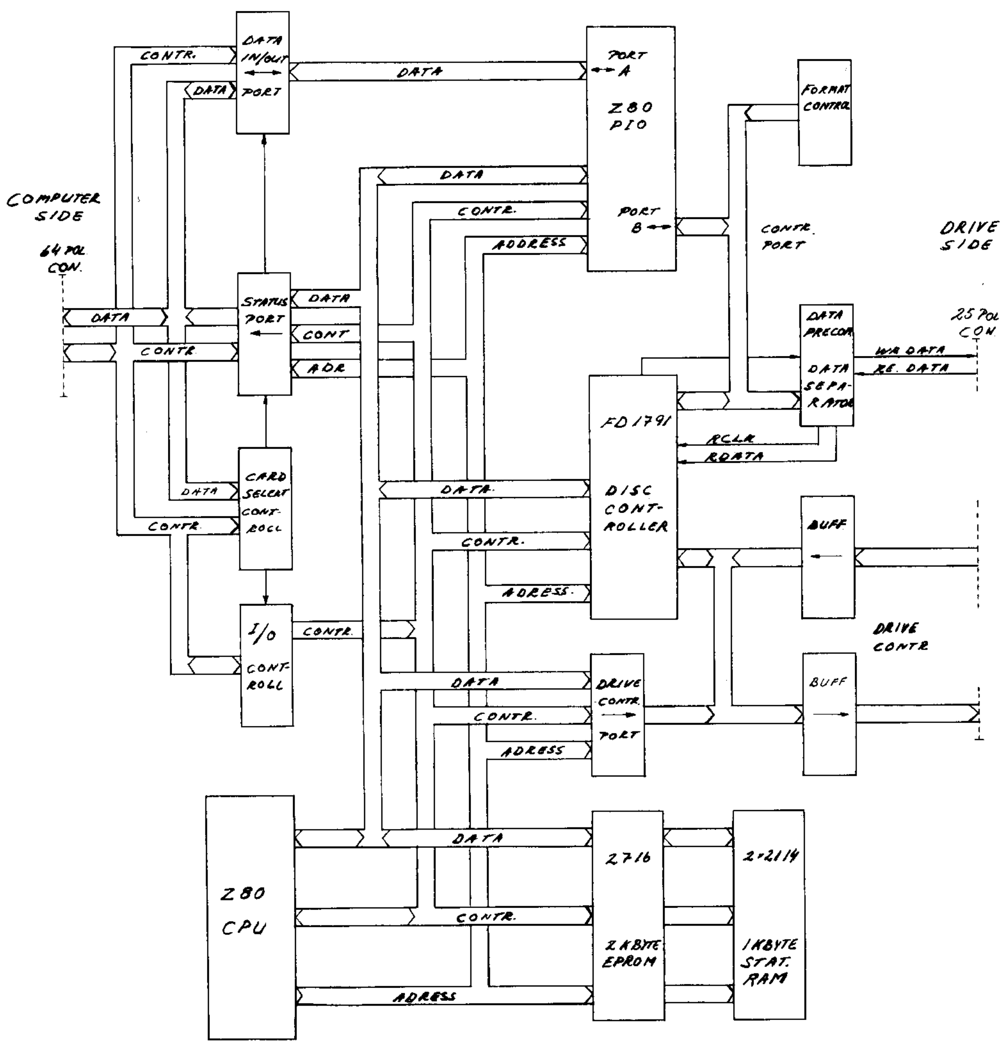


Fig 6.1 Blockschema controllerkort

Den styrlogik som kontrollerar dataöverföringen mellan datorn och drivenheterna, består av en Z80 CPU med ett styrprogram, som ligger lagrat i ett 2 kbyte EPROM. CPU:n har också till sitt förfogande ett statiskt RAM på 1 kbyte, för lagring av egna variabler samt mellanlagring av data vid dataöverföring mellan datorn och drivenheterna.

Via de I/O-kretsar, som är anslutna till CPU:ns adress-, kontroll- och databuss, kommer alla dataöverföringar att ske mellan datorn och driv enheterna.

Innan datorn kan börja kommunicera med controllerkortet ska kortet aktiveras. Aktiveringen görs med hjälp av Card Select-blocket.

Vid överföring av data mellan dator och controllerkortets CPU, används port A på PIO-kretsen, som via en dubbelriktad buffertkrets är ansluten till datorenhetens databuss.

Data som överförs TILL controllerkortet via bufferten och port A kan vara kommandon som ska tolkas av CPU eller data som ska lagras på flexskivorna.

Data som kommer FRÅN controllerkortet via port A och bufferten till datorenheten, är data som har varit lagrade på flexskivorna eller en felkod (om fel inträffar).

Statusporten läses av datorenheten och innehållet indikerar olika statuslägen på controllerkortet. Statusvärdet skrivs dit av CPU:n.

I/O-kontroll används av datorenheten för att avge RESET-signal samt för att sätta controllerkortet i kommando-mod.

När CPU:n ska lagra eller hämta data från flexskivorna, använder den sig av tre I/O-kretsar för att generera kontroll, läs- och skrivsignaler samt för att läsa statusvärden.

PIO-kretsens port B är programmerad i bitmode så att en del bitar är utsignaler och en del insignaler. Dessa används för att generera kontrollsignaler samt även för att läsa in vilket format data är lagrat med på skivan.

Drive kontroll-porten är enkelriktad och används för att lägga ut olika kontrollsignaler.

Den sista I/O-kretsen är en "Floppy Disc Controller/Formatter", FD 1791. FD 1791 är mycket komplex krets, konstruerad för en speciell uppgift, nämligen att genererara och läsa kontrollsignaler till/från drivenheter, översätta data från CPU:n till ett seriellt format som passar för lagring på flexskivor och vid läsning av data från flexskivan omvandla dessa till ett format som CPU:n kan läsa.

Kretsen fungerar så att CPU:n bara behöver ge den övergripande instruktioner, sedan sköter den själv generering och läsning av kontrollsignaler och dataöverföring till och från drivenheterna.

För att öka datasäkerheten (minska antalet felläsningar) låter man signalen WR Data från 1791, som innehåller information, vid skrivning passera en krets där man gör en förkompensering av skrivsignalen, innan den läggs ut till drivenheterna. Vid läsning av lagrade data kommer Read Data-signalen från drivenheten att passera en Data Separator (Data Recovery) - krets, med vilken man återskapar en klockpuls som är faslåst till den inkommande dataströmmen. Från kretsen kopplas signalerna RCLK och RDATA in till 1791:n och omvandlas till parallella data som CPU:n kan läsa.

6.2 Anpassningslogik mot datorenhet, kommando och dataöverföring

I den 64-pol busskontakten på datorenheten finns det ett antal strobsignaler; OUT 1-5 samt INP 0-1. Dessa strobar aktiveras när datorenheten exekverar en IN eller en OUT-instruktion. Ex. (Basic instr.) OUT 1,45 kommer att aktivera OUT 1-stroben samtidigt som data 45 finns tillgängligt på databussen.

När ett I/O-kort konstrueras enligt 4680-standard används dessa strobar för speciella funktioner.

INSTRUKTION (Basic)	FUNKTION
OUT 1,Data	Gör kortval där data=kortadress.
OUT 0,Data	Skriver data till I/O-kort.
OUT 2,Data	Fri funktion. På controllerkortet sätter den CPU:n i kommando-mode.
OUT 3,Data	Fri funktion.
OUT 4,Data	Fri funktion. På controllerkortet RESET:ar den CPU samt alla I/O-portar.
Out 5,Data	Fri funktion.
INP(0)	Läser in data från I/O-kort.
INP(1)	Läser in status på I/O-kort.
INP(7)	Gör RESET på alla anslutna I/O-kort

När datorenheten vill kommunicera med controllerkortet börjar den med att lägga ut instruktionen OUT 1,45, vilket gör att OUT1-stroben (stift 23A i den 64-pol kontakten) blir aktiv låg och påverkar Three State-ingången på ett av buffertstegen i kretsen LS 125. Utgången på buffertsteget aktiverar signalen CS (Card Select), som är kopplad till klockingången på kretsen DM 8131.

DM 8131 innehåller sex XOR-grindar med gemensam utgång. En av ingångarna till varje grind är ansluten till databussen medan den andra ingången på varje grind är ansluten antingen till låg eller till hög nivå (ger binärt 45).

När CS blir aktiv finns värdet 45 (OUT 1,45) på databussen. Värdet jämförs i kretsen med det förinställda värdet på de andra ingångarna. När CS-signalen går från låg till hög nivå kommer utgången stift 9 att bli aktiv låg. Signalen från stift 9 är kopplad till ingångarna på fem buffertkretsar, som läggs på låg nivå. Samtidigt tänds också lysdioden som finns på kortet och som indikerar att kortet är selekterat.

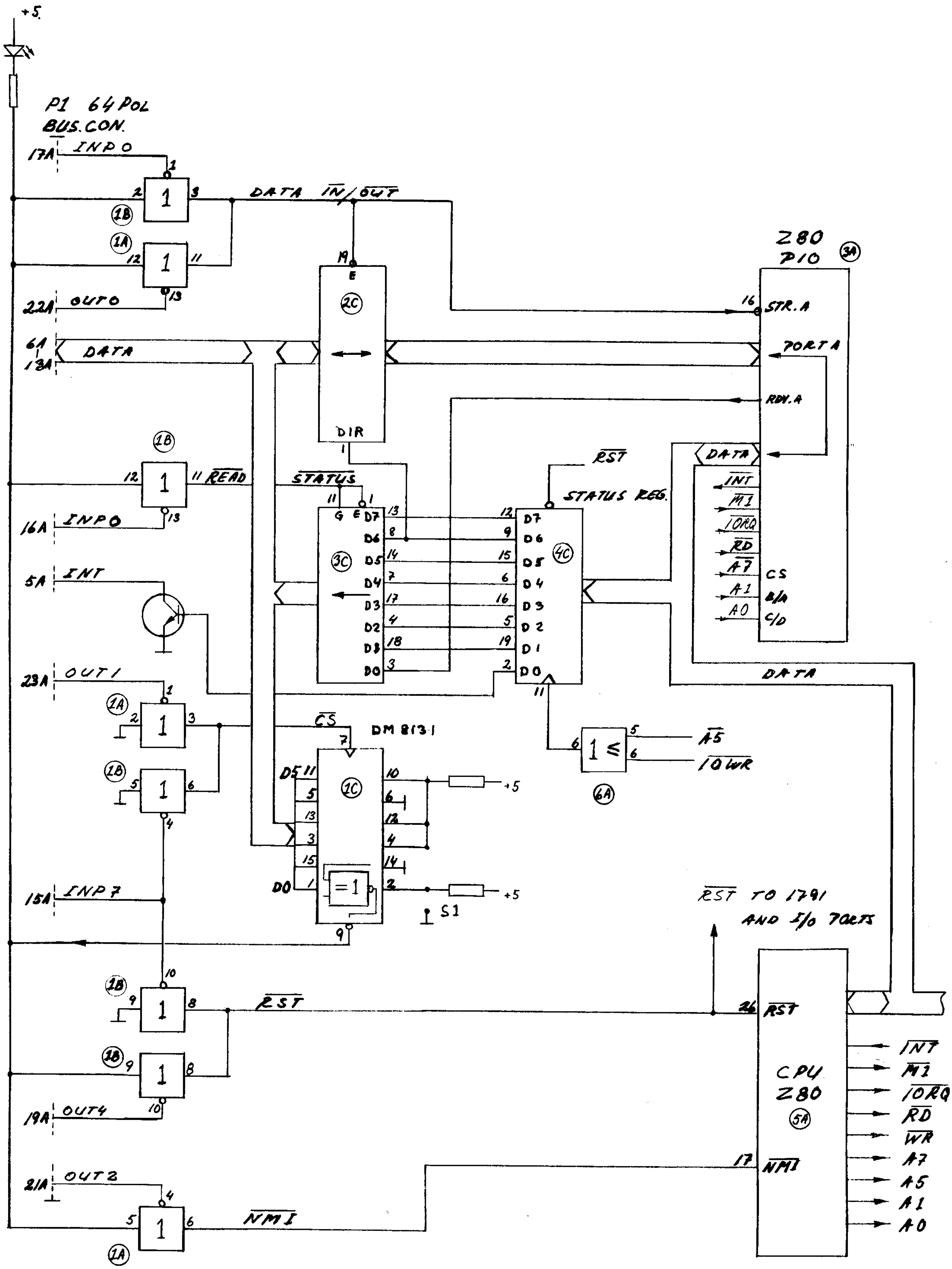


Fig 6.2 Anpassningslogik mot datorn

Controllerkortet kommer nu att vara inkopplat tills en av följande saker inträffar:

o En OUT 1-instruktion med en annan adress än 45 läggs ut av datorenheten, vilken kommer att göra signalen på stift 9 hög.

o En INP(7) instruktion som aktiverar INP7-stroben (stift 15A i busskontakten), som i sin tur via Three State-ingången till en annan buffertkrets, aktiverar CS-signalen. Eftersom det är en INP instruktion som utförs finns inga giltiga data på bussen vilket gör att signalen på stift 9 blir hög även i detta fall.

INP7-stroben påverkar samtidigt ytterligare en buffertkrets som via sin utgång kommer att avge RST-signal till CPU och alla I/O-portar på controllerkortet.

INP7-stroben är en signal som RESET:ar alla I/O-kort som är anslutna till busskontakten. Signalen aktiveras när datorenheten får RESET-signal, men kan också genereras med instruktionen INP(7).

OUT4-stroben (stift 19A i busskontakten) aktiveras med INP(4) och används för att göra en intern RST på controllerkortet. OUT4-stroben kommer att avge RST-signal om ingången till den buffertkrets som stroben påverkar är låg. Insignalen till bufferten kommer från CS-kretsens utgång och är låg när kortet är selekterat.

OUT2-stroben (stift 21A) aktiverar på samma sätt NMI-ingången på CPU:n via den buffertkrets utgång som är ansluten till NMI-ingången på CPU-kretsen.

När en NMI-signal läggs in till CPU:n kommer denna att ställa sig i kommando-mode. Detta innebär att CPU:n går till en speciell inmatningsrutin där den programmerar PIO-kretsens port A för att läsa in data från den dubbelriktade bufferten i pos 2C. Buffertens DIRektion-ingång sätts hög av CPU:n via statusregistrets databit 6 och som riktar bufferten in mot port A.

Datorenheten kan sedan skriva data till port A med instruktionen OUT 0,Data. Instruktionen påverkar OUT0-stroben (stift 22A) som via en buffertkrets aktiverar Enable-ingången på databufferten och öppnar denna så att data kopplas fram till port A. OUT0-stroben aktiverar samtidigt STRobe.A-ingången på PIO-kretsen och data läses in till port A. När data lästs in, läggs ReaDY.A-utgången på låg nivå för att markera att dataregistret i port A innehåller data. RDY.A-signalen sätts hög igen när CPU:n har läst data från port A. De data som CPU:n läser in i det här läget tolkar den som kommandon och beroende på vilket kommando datorenheten har skickat kommer olika aktiviteter att äga rum.

Statusregistret styrs av CPU:n som en I/O-port med I/O adress 223. Adressbit A5 tillsammans med signalen IOWR aktiverar klockingången och läser in data från bussen. Statusregistrets data-utgångar D7-D1 är kopplade till ingångarna på buffertkretsen i pos 3C. Via denna buffert läser datorenheten med instruktionen INP(1) controllerkortets status. INP1-stroben aktiverar G- och E-ingångarna och statussregistrets data läggs ut på bussen.

När CPU:n har fått ett kommando för att överföra data från controllerkortet till datorenheten, kommer den först att programera om PIO:ns port A så att den riktas ut mot bussen samtidigt som den också ändrar riktningen på databufferten via D6 i statusregistret. Datorenheten kan sedan läsa data från port A med INP(0)-instruktionen, som aktiverar INP0-stroben (stift 17A) och via buffertkretsens utgång gör Enable på databufferten samt aktiverar STR:A-signalen på PIO:n.

I det här fallet fungerar STR.A och RDY:A signalerna på följande sätt: när RDY.A blir hög indikerar den att port A har blivit laddad med data och när sedan STR.A-ingången, efter att data har lästs, går från låg till hög nivå kommer den att återställa RDY.A-signalen till låg nivå.

RDY.A och STB.A är handskakningssignaler mellan datorenheten och controllerkortets CPU. RDY.A-signalen är framdragen till Statuslatchen så att datorenheten kan läsa om data finns att hämta vid läsning eller vid skrivning att det är klart att lägga ut nya data till port A.

PIO-kretsens port A kontrolleras av CPU med I/O-adresserna 125 för kontroll och 124 för dataöverföring. Vid dataöverföring mellan dator och controllerkort används interrupt-funktionen hos PIO-kretsen, där STR.A kommer att aktivera INT-signalen.

Via statusregistrets databit 0 kan en INT till datorenheten avges. Denna funktion utnyttjas inte i samband med ABC-datorerna.

6.3 Klocksignaler på controllerkortet

Klocksignalerna, som används på kortet, genereras från oscillatorn som styrs av en 4 MHz kristall. 4 MHz-signalen kopplas via en inverterare till en J-K vippa som delar frekvensen med 2. 2 MHz frekvensen på Q-utgången används som klocksignal till CPU och PIO-kretsen. Via en inverterare får man inversen av CPU-klockan.

Via bygling S2, S3 kan man välja om SHF-klocksignalen ska vara 2 eller 4 MHz. För 5 1/4" drivar ska den vara 2 MHz. 2 MHz kopplas till ytterligare en J-K vippa där den delas ned till 1 MHz och används som klocksignal till FD 1791.

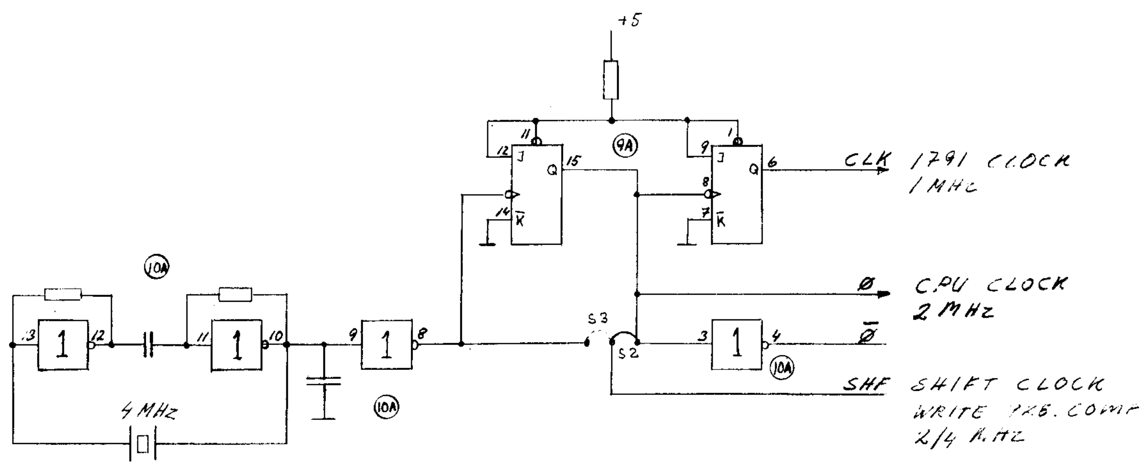


Fig 6.3 Klocksignaler

6.4 Minnesavkodning

CPU:n på controllerkortet styrs av ett program som ligger lagrat i ett 2 kbyte EPROM 2716. ROM-arean är inkopplad från adress 0 till 07FFH.

2 stycken 2114-kretsar med 1 kbyte x 4 bit vardera bildar tillsammans ett statiskt RAM-minne på 1 kbyte, som är lagt på adresserna 1000 till 13FFH. RAM-minnet är uppdelat i fyra block om vardera 256 bytes. Alla dataöverföringar mellan datorenhet och drivenhet görs i block om 256 bytes och mellanlagras i RAM-areans buffertar.

Minnesavkodningen görs i kretsen LS 156 (pos 6B), som fungerar som en dubbel multiplexer-krets.

När CPU:n gör en läsning i ROM-arean, kommer MREQ att bli låg och aktivera gate-ingångarna på LS 156. A12 och RD, som är kopplade till ingångarna B och A på kretsen, kommer nu att välja vilken av utgångarna 0 - 3 i båda multiplexrarna som ska kopplas till respektive D-ingång. Eftersom ROM-arean ligger från adress 0 - 07FFH kommer A11 (som ger CS signal till PROM-kretsen) och A 12 att vara låga. RD går också låg vilket gör att utgång 0 blir aktiv låg (inverterade värdet av D-ingången) och ger OE-signalen till PROM-kretsen.

När RAM-arean adresseras kommer MREQ att vara låg samt A11 och A12 att vara höga. Om det är en läsning som ska utföras är RD låg vilket gör att utgång 2 blir aktiv och gör CS på RAM-kretsarna. WR-ingången kommer att vara hög och data läggs ut på bussen.

Vid skrivning kommer utgång 3 att göra CS genom att A,B-ingångarna är höga och WR-signalen är aktiv låg. WR-ingången på RAM-kretsarna blir också aktiv låg så att data skrivs in i den adresserade minnespositionen.

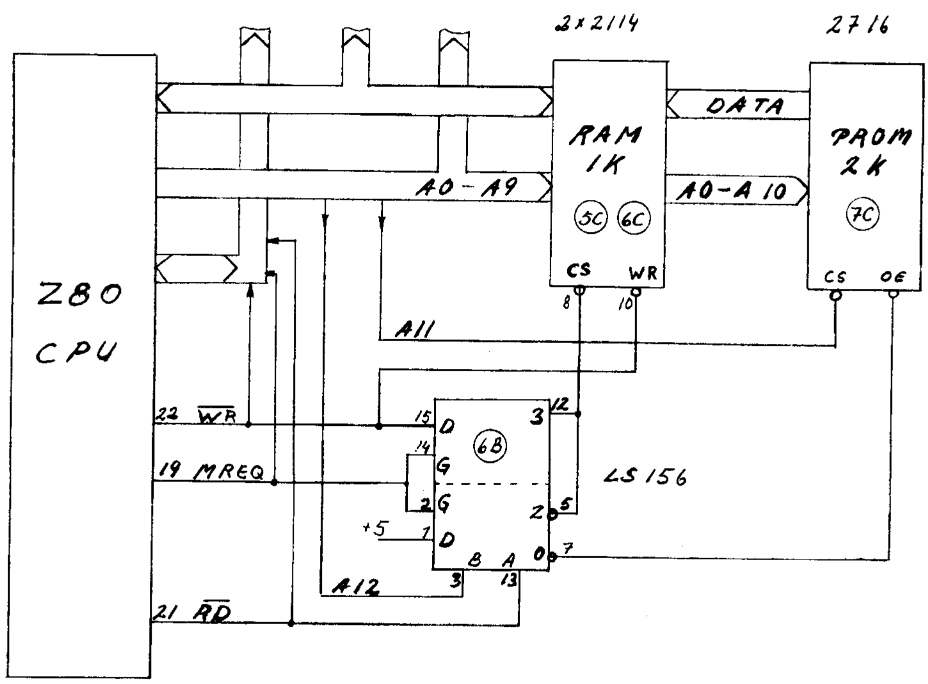


Fig 6.4 Minnesavkodning

6.5 WAIT-logik

När CPU:n exekverar en I/O instruktion aktiveras signalen IORQ tillsammans med RD eller WR beroende på om det är en läs- eller skrivinstruktion. Signalen MREQ aktiveras på samma sätt tillsammans med RD eller WR vid läsning eller skrivning i minnet.

I bägge fallen kan man genom att aktivera WAIT-ingången på CPU:n få den att förlänga den pågående läs- eller skrivcykeln lika länge som WAIT-ingången är aktiv.

På controllerkortet används möjligheten att generera WAIT till CPU:n bara vid dataöverföring till och från controller-kretsen FD 1791.

Logiken består av ett antal grindar och en J-K vippa, som avkodar ett flertal insignaler.

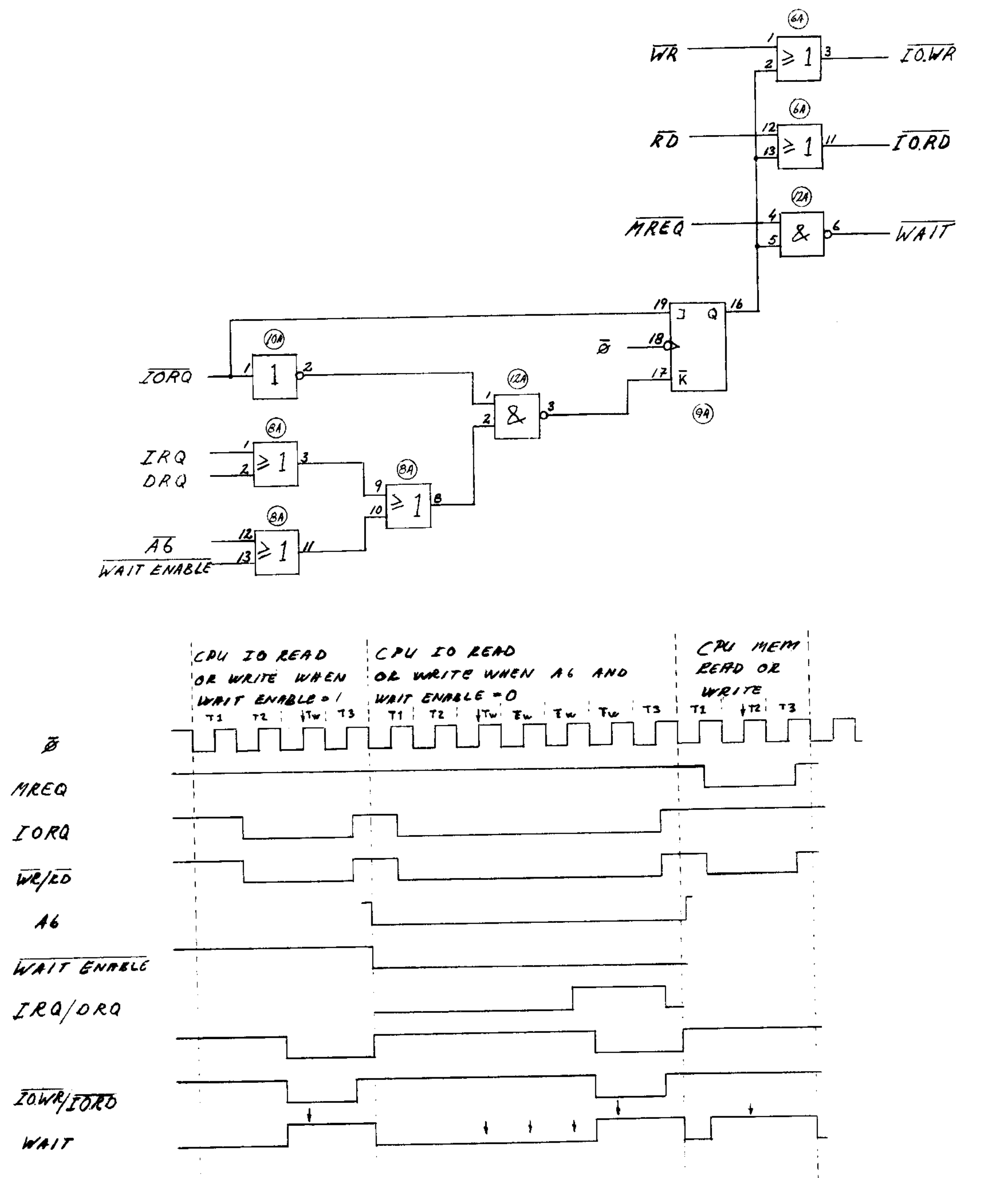


Fig 6.5 WAIT-logik

Insignaler som avkodas är de som nämts tidigare, dvs IORQ, MREQ, RD, WR från CPU:n samt två signaler från controllerkretsen FD1791: DRQ och IRQ (Data Request och Interrupt Request). De två senare signalerna har en aktiv hög nivå.

DRQ-signalen från 1791:n indikerar att data finns att hämta i dataregistret. Vid skrivning av data till skivan indikerar DRQ att dataregistret är tomt. Signalen deaktiveras så snart CPU:n har läst eller skrivit in data.

IRQ-signalen indikerar, när den är aktiv, att ett kommando har slutförts eller att ett fel har inträffat vid exekveringen av kommandot. Signalen återställs genom att CPU:n läser av statusregistret i 1791:an eller skriver ett kommando i kommandoregistret.

Signalen WAIT ENABLE kommer från en I/O-port som används av CPU:n för att generera olika kontrollsignaler, varav en är WAIT ENABLE. WAIT ENABLE-signalen är aktiv låg och först när den är aktiv kan WAIT genereras till CPU:n.

Adressbit 6 från CPU:n avkodas och indikerar att det är FD1791 som adresseras. FD1791 adresseras som en I/O enhet där A6 låg ger CS (Chip Select) signal.

När WAIT ENABLE har hög nivå kommer den ena av ingångarna på NAND-grinden (pos 12A, stift 2) också att läggas hög via två OR-grindar. De tre andra insignalerna DRQ, IRQ och A6, som har möjlighet att påverka samma ingång, kommer i detta läge inte att kunna göra det.

Som en andra insignal har samma NAND-grind IORQ via en inverterare. Om ingen I/O-instruktion utförs av CPU:n, kommer utgången på grinden att vara hög. Den efterföljande J-K vippans Q-utgång kommer att vara hög eftersom J och K-ingångarna har hög nivå. Q-utgången är ansluten till tre grindar, en NAND-grind och två OR-grindar. Genom att Q-utgången är hög, kommer OR-grindarnas utsignaler inte att aktiveras när RD eller WR signalerna är aktiva vid minnes operationer. MREQ, som indikerar minnesoperation, kommer då via NAND-grinden att göra WAIT-signalen till CPU:n inaktiv under den tid som CPU:n känner av läget på sin WAIT-ingång.

När IORQ aktiveras vid en I/O läs eller skrivinstruktion (WAIT ENABLE fortfarande hög), kommer Q-utgången att gå låg och WAIT-signalen från NAND-grinden går hög, för att inte generera WAIT till CPU:n. Samtidigt öppnas de båda OR-grindarna så att signalerna IOWR och IORD kan genereras av respektive insignal. Dessa signaler blir en kombination av IORQ och WR eller RD. Signalerna används för att aktivera I/O portarna vid läsning eller skrivning.

Om WAIT ENABLE aktiveras kommer A6 att bestämma nivån på stift 2 på NAND-grinden i pos 12A. För alla I/O-adresser, som har A6 hög, kommer förloppet att bli som beskrivits ovan. Men om controllerkretsen adresseras går A6 låg och ingången till NAND-grinden blir låg. När sedan IORQ blir aktiv kommer grindens utgång inte att ändra värde utan K-ingången blir hög och J-ingången blir låg. När sedan vippan klockas kommer inget omslag att ske på Q-utgången, utan denna ligger kvar på hög nivå vilket gör att när CPU:n känner av läget på WAIT-ingången så är den aktiv och s.k. Wait States adderas till och förlänger instruktionscykeln tills någon av de två signalerna DRQ eller IRQ blir aktiva. Därmed får K-ingången låg nivå. Q-utgången slår om till låg nivå. WAIT-signalen blir hög och IORD/IOWR kan avges samt CPU:n kan slutföra instruktionscykeln.

WAIT genereringen används t.ex. när ett datablock ska skrivas ut på skivan. En byte från RAM-minnet ska då överföras till FD1791:ns dataregister varje gång som DRQ går hög. Om man då använder sig av instruktionen OUTI (block överförings instr.) kommer WAIT-signalen att vara låg när FD1791 adresseras (A6 låg) och CPU:n kommer då att generera Wait States tills DRQ går hög och CPU:n kan överföra data till 1791:ans dataregister. CPU försöker sedan överföra nästa byte och förloppet upprepas.

IRQ måste kännas av för att CPU:n ska komma ur WAIT läget om 1791 indikerar ett fel.

6.6 Anpassning och kontrollsignaler till drivenheterna

Vid kommunikation med drivenheterna använder sig CPU:n av tre I/O-kretsar, PIO-kretsens port A, controllerkretsen FD1791 samt en LS 273, som används som en I/O-port.

PIO-kretsens port B används av CPU:n för att hålla reda på dataformat på drivenheterna och status på några kontrollsignaler från FD 1791. PIO:ns port B adresseras av CPU:n med I/O-adress 127 för kontroll och adress 126 för dataöverföring.

Port B är programmerad för bit mode vilket innebär att vissa bitar är riktade in mot CPU:n och en del riktade ut från CPU:n. Dom bitar som är riktade in mot CPU:n används för att läsa status på följande signaler:

Bit D4 — Radial/Binär Select. Indikerar om drive nr som skrivs till controllerkortet ska översättas till motsvarande select-signal eller om värdet ska läggas ut binärt på Select-utgångarna. Hög nivå för Radial Select
Signal återverkan på Select 0,1,2.

Bit D0 — Enkel/Dubbel Sida. Används för att indikera om driven, som är ansluten till kortet, kan läsa/skriva på bägge sidor av flexskivan. Låg nivå för enkelsidiga drivar.
Signal återverkan på Side Select

Bit D1 — Dubbel/Enkel densitet. Indikerar dataformat för respektive drive, via switch 1,2 och NAND-grinden i pos 12A, stift 9 och 10.
Låg för enkel densitet.
Signal återverkan på Dubbel DENsitet-signalen till FD 1791.

Bit D6 — HDLD. Indikerar om Head Load-signalen från FD1791 till driveenheten är aktiv eller ej.

Bit D7 — IRQ. Interrupt Request från FD1791 blir aktiv hög när FD1791 har slutfört ett kommando eller när ett fel inträffar.
PIO-kretsen kan programmeras för att avge interrupt till CPU när IRQ blir aktiv. Eller CPU:n kan läsa port B och känna av värdet på IRQ för att få information om när FD1791 är klar.

Utsignaler

Bit D5 — HLT. Head Load Timing-signal till FD1791.
När FD1791 har aktiverat HDLD-signalen till drivenheten tar det en stund för driven att hinna göra Head Load. FD1791 känner av nivån på HLT-ingången och när den sätts hög antar FD1791 att Head Load har utförts i drivenheten.
Tiden det tar för att göra Head Load är olika mellan olika drive fabrikat. Genom att HLT kontrolleras av CPU:n är det lätt att anpassa tiden för olika drivenheter genom att ändra i styrprogrammet.

Bit D3 — DDEN, Dubble Density. Kontrollsignal till FD1791 som ställer om för dubbel densitet eller enkel densitet.
Kontrolleras av användaren via switch 1,2 för respektive drive.
Låg nivå ger Dubble Density-format.

Kretsen LS 273 adresseras av CPU:n med I/O adress 239. Via denna krets genererereras de kontrollsignaler till drivenheterna som FD1791 inte kan generera. Kretsen klockar data från bussen när A4 och IOWR går från aktiv låg till hög nivå.

RST-signalen är kopplad till Clear-ingången så att alla Q-utgångarna blir låga när kortet RESET:as

Kontrollsignaler som genereras av respektive databit är följande:

Bit D7 MR. Master Reset till FD 1791.

Bit D6 WAIT ENABLE. En aktiv låg nivå på den här signalen gör att WAIT till CPU:n kommer att genereras vid läsning eller skrivning till FD 1791 (beskrivet tidigare).

Bit D5 PRECOMP ON. Den här signalen är kopplad till kretsen ULA 2C140:s Write Precompensation-block och används för att stänga av eller slå på förkompenseringen av skrivdata som sänds till drivenheten.
Signalen sätts aktiv av CPU:n vid dubbel densitet och ett spår över 24 adresseras.

Bit D4 SIDE. Väljer sida om en drivenhet med dubbla läs och skrivhuvuden används.

Bit D3 MOT ON. Motor On-signal till drivenheten som startar motorn som driver flexskivan. Signalen är aktiv låg och kopplas via efterföljande buffertsteg till samtliga drivenheter.

Bit D2 SEL 2. Selekterar respektive drivenhet. Signalen
Bit D1 SEL 1. måste vara aktiv för att kontrollsignalerna
Bit D0 SEL 0. ska kunna påverka respektive drive.
Signalerna är här aktivt höga men inverteras i efterföljande buffertsteg till aktivt låg nivå.

Övriga kontrollsignaler som behövs till drivenheterna genererar controllerkretsen FD 1791. För en komplett beskrivning av FD 1791, se separat beskrivning.

FD 1791 styrs och kontrolleras av CPU:n som en I/O-enhet. Signaler som används vid kommunikation med CPU:n är WR och RD som aktiveras av IOWR respektive IORD signalerna. Dessa är en kombination av CPU:ns IORQ och RD eller WR. CE (Chip Enable) ingången kontrolleras av A6 och är aktiv låg vid varje adressering av kretsen, medan A0 och A1 väljer vilket register i FD 1791 som avses.

I/O-adresser som används för FD1791 är följande:

Adress	read reg.	write reg.
188	Status	Command
189	Track	Track
190	Sector	Sector
191	Data	Data

IRQ känns av på olika sätt av CPU:n för att tala om när ett kommando är slutfört eller ett fel har inträffat. Signalen återställs så snart ett nytt kommando skrivs i kommandoregistret eller att statusregistret läses.

DRQ används bara vid dataöverföring för att tala om att data finns att hämta eller ska skrivas i dataregistret. Signaleringen till CPU:n går alltid via Wait-logiken.

Utsignaler till drivenheten som FD1791 genererar är följande:

HDLD, signalen är aktiv hög men inverteras till en låg nivå innan den läggs in till selekterad drive och gör att ett relä drar som pressar skivan mot läs och skrivhuvudet. 1791 känner sedan av läget på HLT-ingången och kommer inte att fullfölja kommandot om inte HLT blir aktiv hög.

DIR, Direction-signalen kopplas till stegmotorn i selekterad drive, för att ange om skrivhuvudet ska stegas mot spår 39 (aktiv låg) eller spår 0 (aktiv hög). Signalen inverteras i efterföljande buffertsteg.

STEP, steg pulser till stegmotorn i selekterad drive, en puls stegar fram ett spår. Signalen inverteras i buffersteget.

WG, Write Gate kopplas till skrivelektroniken i drive enheten, signalen måste vara aktiv hög för att skrivning ska kunna ske på flexskivan. WG aktiveras innan data sänds ut på WD-utgången. WG inverteras i buffertsteget.

Signalerna WD, EARLY och LATE kopplas till ett block i kretsen ULA 2C140 som kallas Write Precompensation (Skriv förkompensering).

WD, Write Data innehåller data som CPU:n lagt in i parallell form och som 1791 har transformerat om till seriell form för lagring på flexskivan. Formatet på data är frekvens modulerat (enkel densitet) eller modifierat frekvens modulerat (dubbel densitet).

EARLY och LATE är signaler som talar om för förkompenserings kretsen om datapulserna ska skiftas mer eller mindre isär.

När man skriver in data på skivan kommer avståndet mellan data /klockbitarna att bli tätast när man skriver på dom innersta spåren. Detta ger upphov till någonting som brukar kallas pulsträngsel, vilket gör att när data läses in kan avståndet mellan pulserna ha skiftats så mycket att en feldetektering sker. För att motverka det här gör man en kompensering i motsatt riktnig mot troligt fasskift i förkompenseringskretsarna när man skriver ut data. Avståndet mellan bitarna i WD-signalen är beroende av om det sänds flera ettor eller nollor i rad. Detta indikeras med signalerna EARLY och LATE.

Till förkompenseringskretsen läggs två andra signaler in. SHCLK används för utskiftning av data och PRECOMP ON stänger av eller slår på förkompenseringen, vilket görs efter spår 20. WD-signalen läggs fram till förkompenseringskretsen via en J-K vippa som klockas med 2 Mhz för att få ett fasläge som stämmer med SHCLK-signalen.

Insiganaler till FD 1791 är följande:

IP. Indexpulser från selekterad drivenhet indikerar att en skiva är isatt i drivenheten. Om ingen indexpuls finns avbryts kommandot och en IRQ genereras.

TROO. Track noll indikerar att skriv/läs huvudet befinner sig över spår noll.

RDY. Ready indikerar att drivenheten är selekterad samt att skivan i drivenheten har kommit upp i ca:70% av sin nominella hastighet. Om signalen inte är aktiv (hög), avbryter FD1791 pågående skriv- eller läsoperation och genererar IRQ.

WRPT. Write Protect indikerar att skivan i selekterad drivenhet är skrivskyddad. Innan FD1791 gör en skrivning känner den av nivån och om den inte är aktiv (låg), avbryts instruktionen och IRQ genereras.

RAWD och RCLK kommer från den andra delen i kretsen ULA 2C140 som benäms Data Recovery Block. RAWD är de data som läses från skivan och RCKL är en klocksignal som är faslåst till RAWD-signalen via Data Recovery-blocket och en VCO-krets.

Signalen Read Data från drivenheten läggs via en buffertkrets fram till en OR-grind. OR-grinden har en andra insignal från FD1791 som benäms VFOE. När en read-instruktion utförs kommer FD1791 att lägga signalen aktivt låg för att släppa fram data till Recovery-kretsen. Signalen kommer indirekt att se till att VFO-kretsen är frisvängande när inte read-instruktionen utförs, eftersom inga pulser släpps fram till recovery-kretsen så länge som signalen är inaktiv.

Data Recovery-kretsen har som insignaler en 4 MHz klocksignal från en VFO krets MC 4024. Kretsens frekvens kan ändras genom att variera spänningen på stift 2. 4 MHz läggs in till ett frekvensdelarsteg som delar ned frekvensen olika mycket beroende på signalen DDEN (stift 1). Från stift 15 läggs den sedan in till RCKL-ingången på FD1791. Internt i kretsen kopplas också signalen till en fasjämförare.

Fasjämföraren har också signalen Read Data som insignal, via ett steg som också klockar ut data i takt med RCKL till 1791:ns RAWD-ingång. De båda insignalernas frekvens och fas jämförs och ger upphov till pulser på UP- och Down-utgångarna. UP-signalen innehåller positiva pulser när frekvensen på oscillatorn är lägre än Read Datas och på Down kommer negativa pulser när förhållandet är det omvända. Pulserna är kopplade till + ingången på en komparatorkrets, vilken även har en filterkrets inkopplad. Genom att lägga fram positiva pulser från UP-utgången, kan man öka spänningen på + ingången vilket gör att även utgångens spänningsnivå ökar. Detta innebär i sin tur att frekvensen ökar på oscillatorn. Genom att pulser sänds ut på DOWN-utgången kommer vi att sänka spänningen på + ingången och utspänningen sjunker och därmed ocsillator frekvensen.

Frekvensen på RCLK-signalen vid enkel densitet ska vara 120 kHz och vid dubbel densitet 240 kHz, med oscillatorn frisvängande. Frekvensen justeras med trimkondensatorn till stift 3 och 4 på MC 4024.

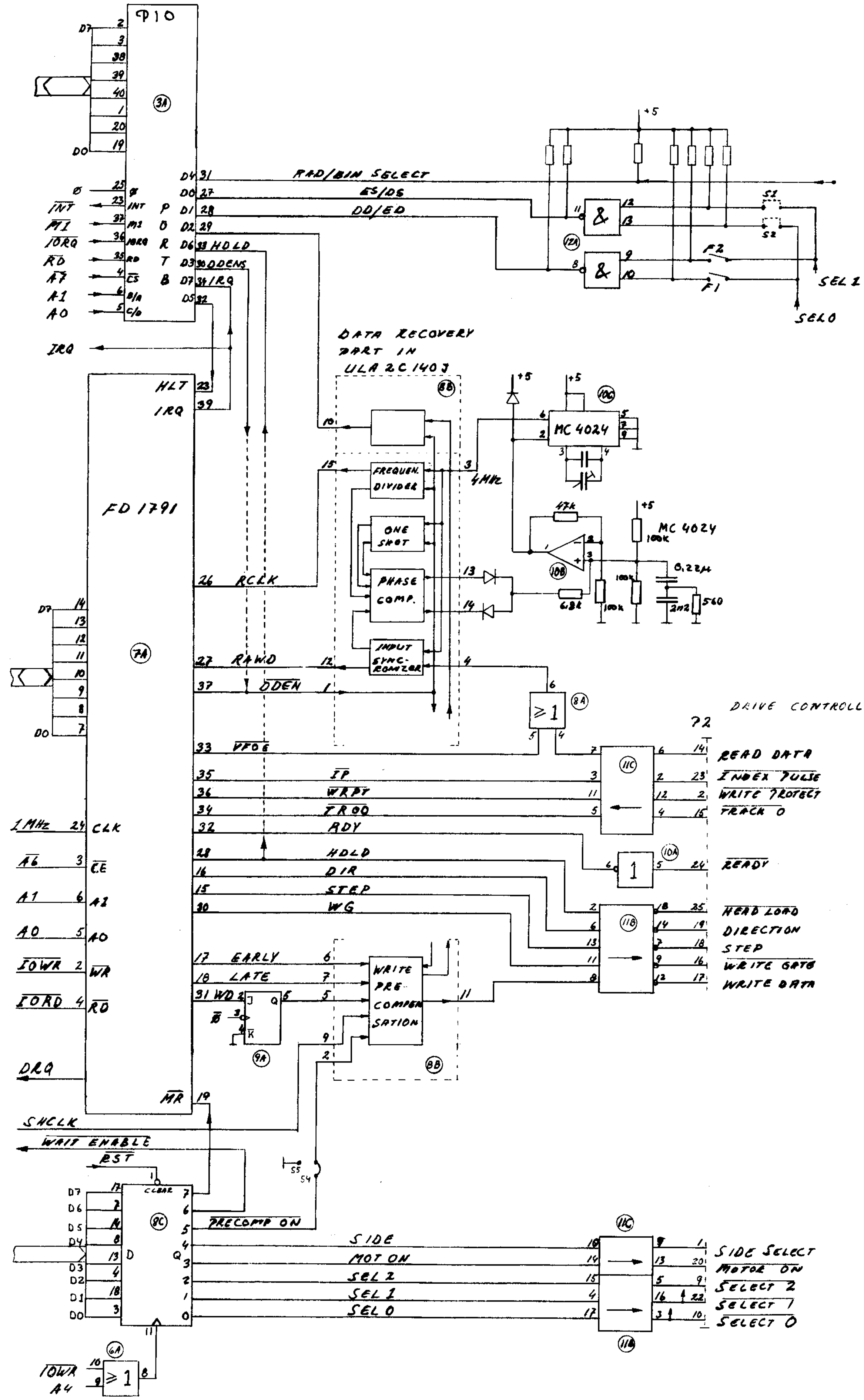
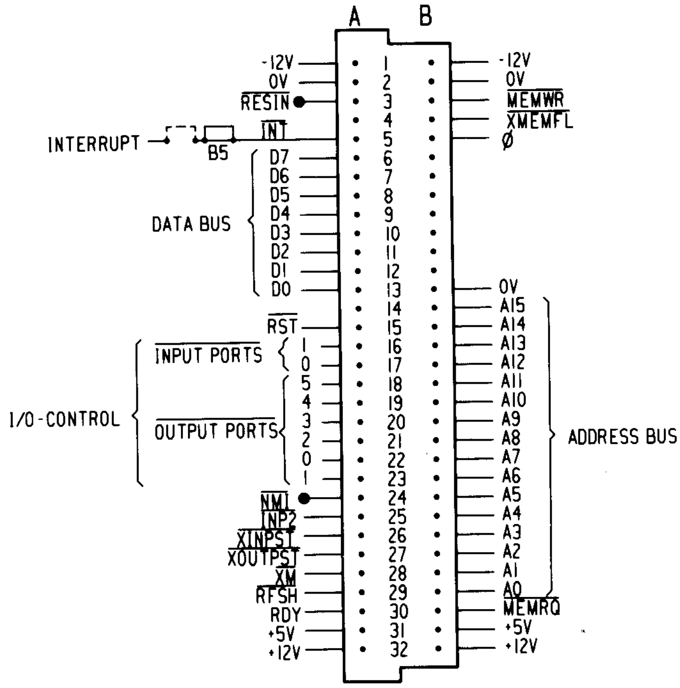


Fig 6.6 Anpassning mot drivenheterna

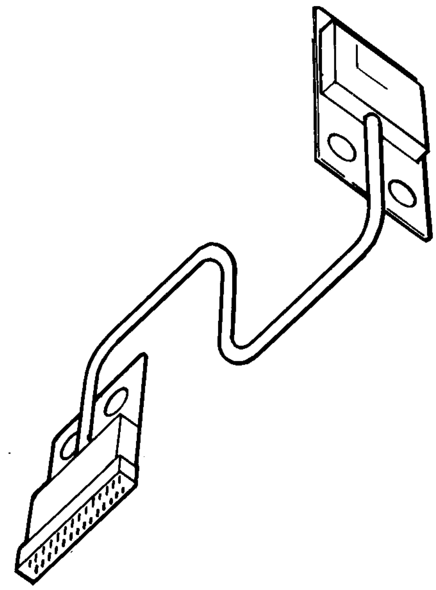
7. KONTAKTER OCH KABLAR

BUSSKONTAKT ABC 890

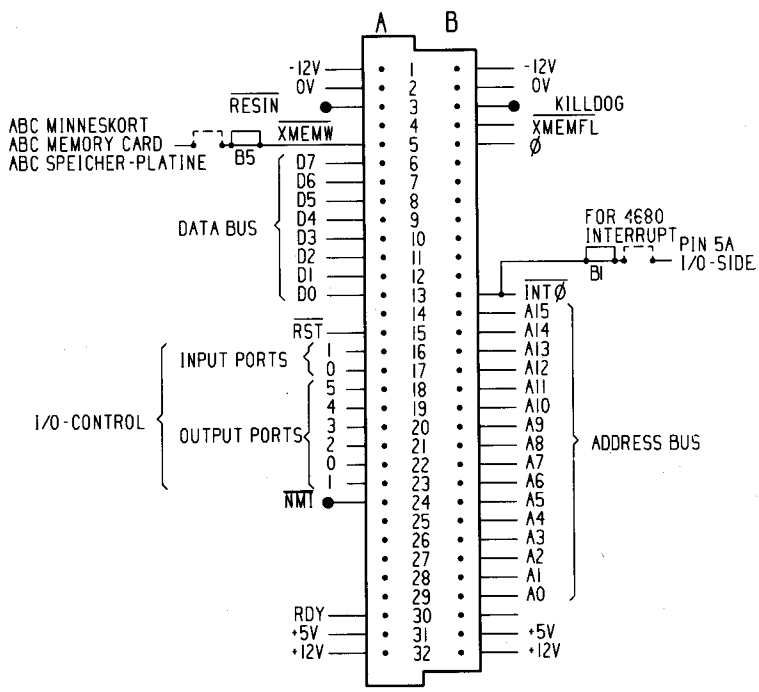


BUSSKABEL ABC 890

ART. NR 43 71419-01

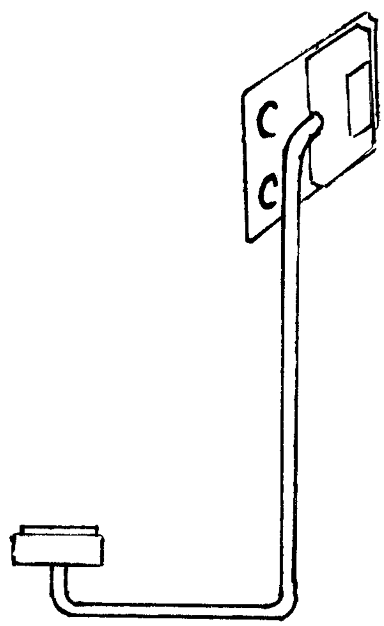


BUSSKONTAKT ABC 80



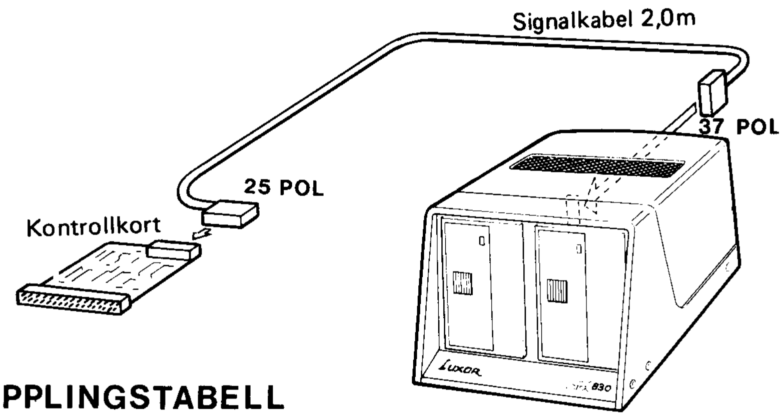
BUSSKABEL ABC 80

ART. NR 43 71355-01



SIGNALKABEL

ART. NR 43 71356-01



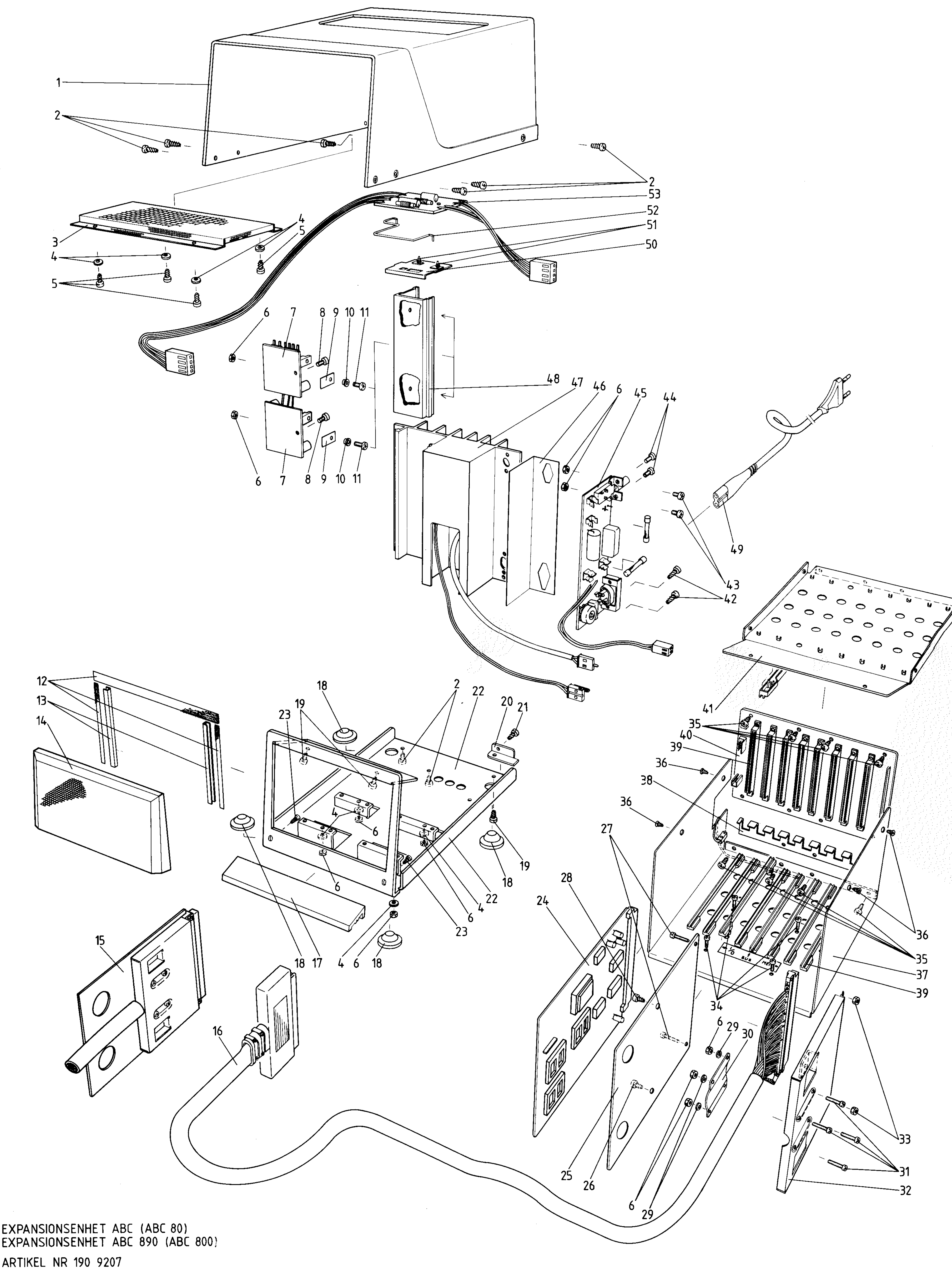
KOPPLINGSTABELL

KONTROLLERKORT	25 POL	37 POL	FLEXSKIVEENHET	FUNKTION
25	25	20	2	HEAD LOAD
--	--	--	4	--
24	24	22	6	READY
23	23	23	8	INDEXPULS
10	10	24	10	SEL 0
22	22	25	12	SEL 1
9	9	26	14	SEL 2
20	20	27	16	MOTOR ON
19	19	28	18	DIRECTION(IN)
18	18	29	20	STEP
17	17	30	22	WRITE DATA
16	16	31	24	WRITE GATE
15	15	32	26	TRACK 00
2	2	33	28	WRITE PROTECT
14	14	34	30	READ DATA
1	1	35	32	SIDE SEL
13	13	4		JORD
12	12	5		-"-
11	11	9		-"-
8	8	10		-"-
			21	-"-
7	7	11		-"-
6	6	12		-"-
5	5	13		-"-
4	4	14		-"-
3	3	15		-"-

8. RESERVDELSLISTOR

EXPANSIONSENHET ABC (ABC80) EXPANSIONSENHET ABC 890 (ABC800)
Artikel nr. 190 9207

1.	40 09206-01	(ABC 80)	Hölje
	40 09206-02	(ABC 800)	Hölje
2.	50 10798-07		Skruv RXS B6X9.5
3.	44 20535-01		Galler Ventilation
4.	49 11041-11		Bricka
5.	51 10923-10		Skruv RXK B4X6.5
6.	50 12110-10		Mutter M6 M3 Stål
7.	44 30134-01		DC/DC Modul kpl
8.	51 10599-10		Skruv RXK B4X6.5
9.	63 80013-01		Glimmerbricka
10.	63 80014-01		Isolerbussning
11.	50 10075-10		Skruv M3X8
12.	40 60009-01		Kardborrband svart
13.	40 10068-01		Skavskydd
14.	40 80117-01		Filterfront
15.	43 71419-01	(ABC 800)	Busskabel 50 pol. ABC 890
16.	43 71355-01	(ABC 80)	Busskabel 50 pol. ABC
17.	41 09206-10	(ABC 80)	Frontprofil tryckt
	41 09206-01	(ABC 800)	Frontprofil tryckt
18.	53 30444-01		Fot
19.	51 10476-07		Skruv B6X6.5
20.	44 10115-01		Fästvinkel
21.	51 10478-07		RXK B 6X8
22.	44 20533-02		Botten
23.	51 10001-10		RXS B6X6.5
24.	55 20762-01		KK Minne
25.	55 90080-01		Monteringskort
26.	51 10476-10		RXK B6X6.5
27.	50 10900-10		Skruv MCS M2.5X12
28.	51 10476-10		Skruv RXK B6X6.5
29.	49 11474-10		Taggbricka
30.	44 20689-01		Kabelavlastning
31.	50 10081-07		Skruv 3X12 mm
32.	44 20688-01		Kåpa målad
33.	50 12115-10		Mutter M2.5
34.	50 10072-07		Skruv MRX 3X6 OXSV
35.	51 10476-07		Skruv B6X6.5
36.	51 10000-10		Skruv KFXS 4X6.5
37.	44 20537-01		Ram korthållare
38.	44 20700-01		Förväxlingsskydd
39.	53 30483-01		Kontaktdon 64 poligt
40.	55 20763-01		KK Backplane
41.	44 20538-01		Lock korthållare
42.	50 10881-07		Skruv MKFX M3X12
43.	50 10070-10		Skruv MRX 3X5 FZB
44.	50 10075-07		Skruv M3X8
45.	55 20703-01		Nätmodul
46.	53 50794-01		Isolering
47.	44 30530-02		Bakstycke kpl
48.	44 20529-01		Lådprofil
49.	43 64237-01		Nätkabel
50.	44 20534-01		Lock
51.	53 30303-01		KK-Fäste
52.	47 82000-02		Fjäderbygel bearb.
53.	55 20774-01		Filtermodul korthåll.

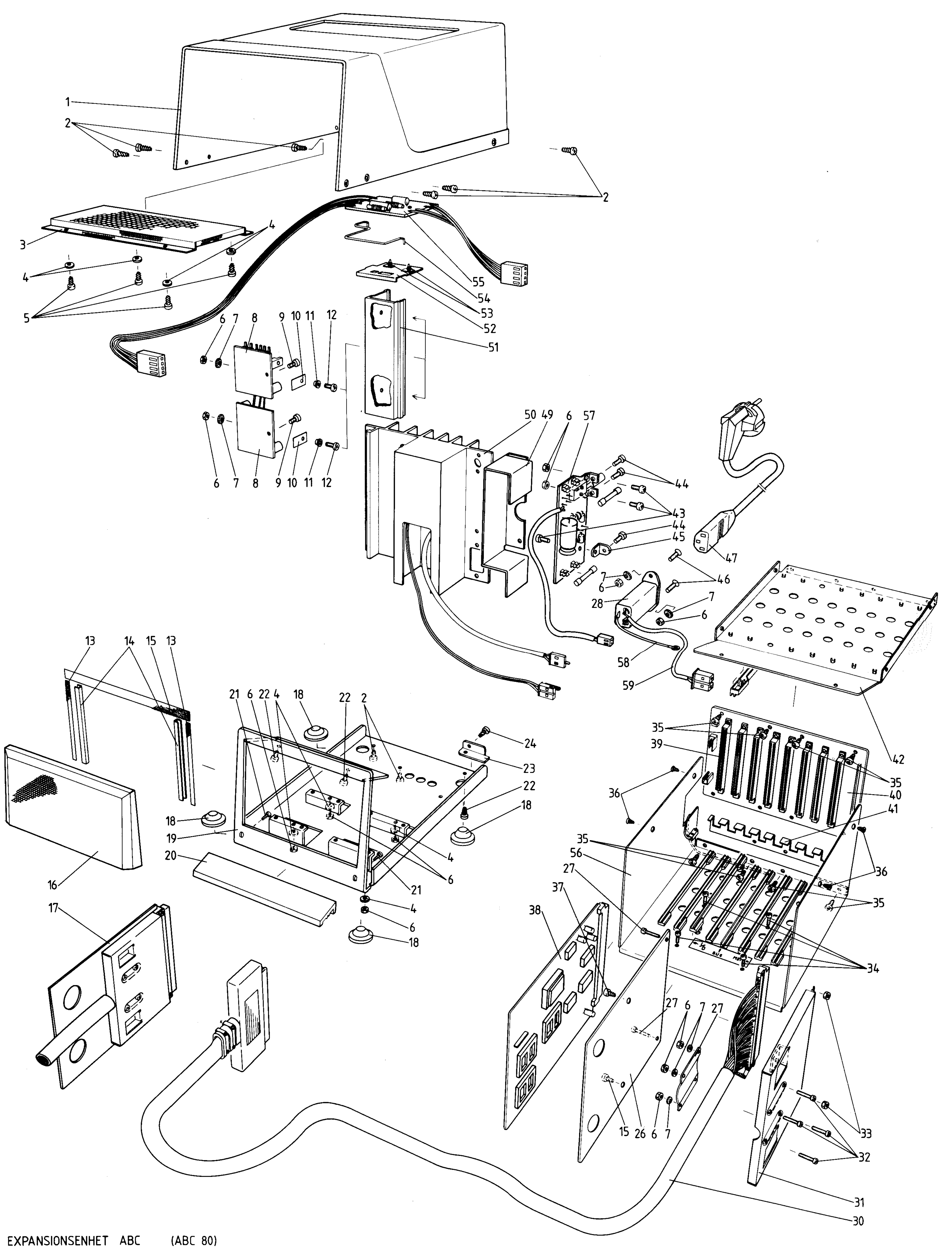


EXPANSIONSENHET ABC (ABC 80)
EXPANSIONSENHET ABC 890 (ABC 800)

ARTIKEL NR 190 9207

EXPANSIONSENHET ABC (ABC80) EXPANSIONSENHET ABC890 (ABC 800)
Artikel nr. 190 9207 Serie 2

1.	40 09206-01	(ABC 80)	Hölje
	40 09206-02	(ABC 800)	Hölje
2.	50 10798-07		Skruv B6X9.5
3.	44 20535-01		Galler Ventilation
4.	49 11041-11		Bricka
5.	51 10923-10		Skruv RXS B4X9.5
6.	50 12110-10		Mutter M6 M3 Stål
7.	49 11747-10		Bricka
8.	44 30134-01		DC/DC Modul kpl
9.	51 10599-10		Skruv RXK B4X6.5
10.	63 80013-01		Glimmerbricka
11.	63 80014-01		Isolerbussning
12.	50 10075-10		Skruv M3X8
13.	40 60009-01		Kardborrband svart
14.	40 10068-01		Skavskydd
15.	40 60009-01		Kardborrband svart
16.	40 80117-01		Filterfront
17.	43 71419-01	(ABC 800)	Busskabel 50 pol ABC 890
18.	53 30444-01		Fot
19.	44 20533-02		Botten
20.	41 09206-10	(ABC 80)	Frontprofil tryckt
	41 09206-01	(ABC 800)	Frontprofil tryckt
22.	51 10476-07		Skruv B6X6.5
23.	44 10115-01		Fästvinkel
24.	51 10478-07		RXK B6X8
26.	55 90080-01		Monteringskort
27.	50 10900-10		Skruv MCS M2.5X12
28.	59 20004-01		Nätfilter
29.	44 20689-01		Kabelavlastning
30.	43 71355-01	(ABC 80)	Busskabel 50 pol
31.	44 20688-01		Kåpa målad
32.	50 10081-07		Skruv 3X12mm
33.	50 12115-10		Mutter M2,5
34.	50 10072-07		Skruv MRX 3X6 OXSV
35.	51 10476-07		Skruv B6X6.5
36.	51 10000-10		Skruv KFXS 4X6.5
37.	51 10476-10		Skruv RXK B6X6.5
38.	55 20762-01		KK Minne
39.	53 30483-01		Kontaktdon 64-poligt
40.	55 20763-01		KK Backplane
41.	44 20700-01		Förväxlingsskydd
42.	44 20538-01		Lock korthållare
43.	50 10070-10		Skruv MRX 3X5 FZB
44.	50 10075-07		Skruv M3X8
45.	44 20602-15		Vinkel
46.	50 10881-10		Skruv MKFX 3X12
47.	43 50029-04		Nätkabel
48.	44 30134-01		DC/DC Modul kpl
49.	53 40012-01		Överslagsskydd
50.	44 96551-15		Bakstycke kpl
51.	44 20529-01		Lådprofil
52.	44 20534-01		Lock
53.	53 30303-01		KK- Fäste
54.	47 82000-02		Fjäderbygel bearb
55.	55 20774-01		Filtermodul korthåll.
56.	44 20537-01		Ram korthållare
57.	55 20840-01		Nätmodul
58.	43 01510-01		Trådsats skyddsjord.
59.	43 01489-01		Kabel nätfilter



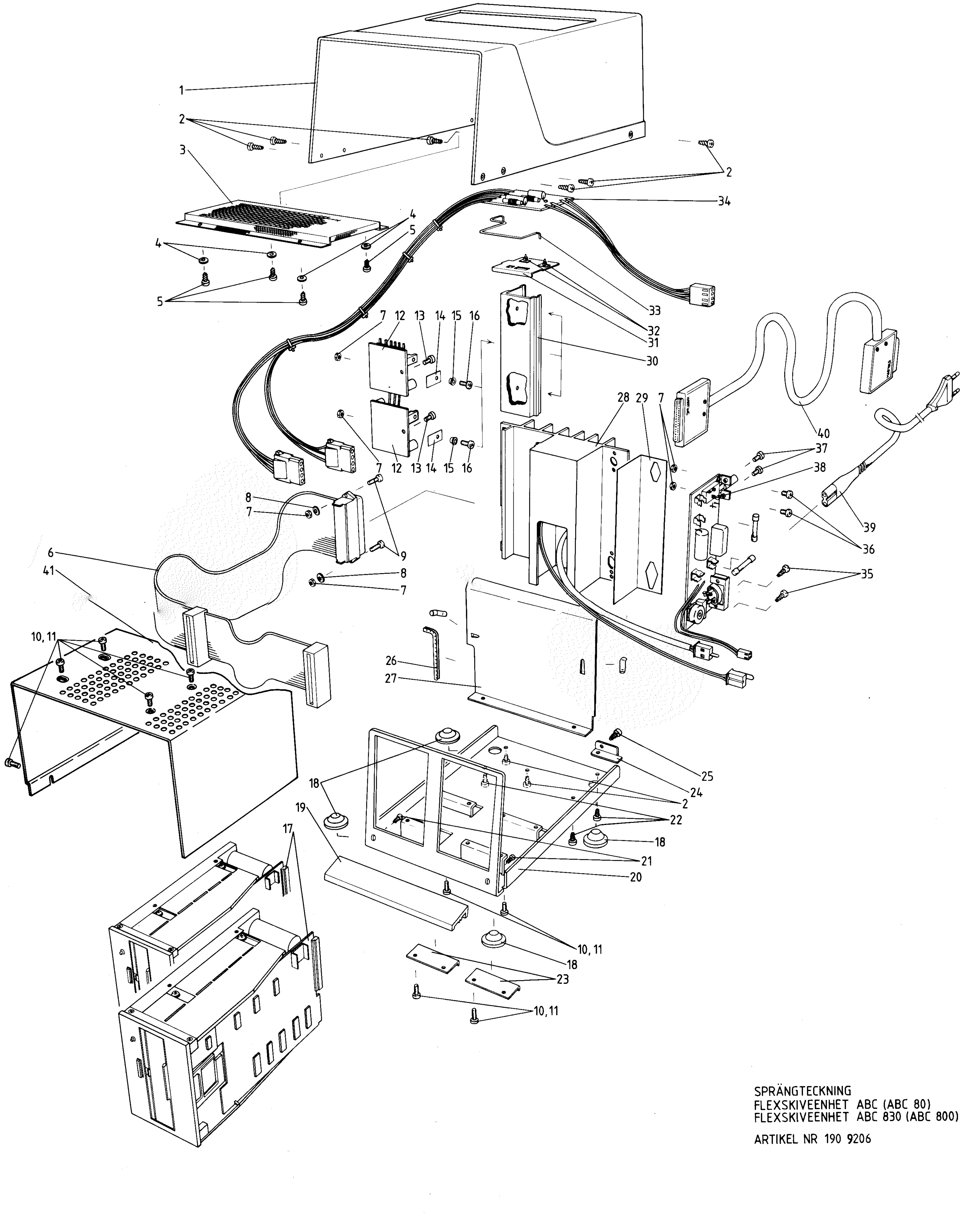
EXPANSIONSENHET ABC (ABC 80)
EXPANSIONSENHET ABC 890 (ABC 800)

ARTIKEL NR 190 9207 SERIE 2

FLEXSKIVEENHET ABC (ABC80) FLEXSKIVEENHET ABC 830 (ABC 800)

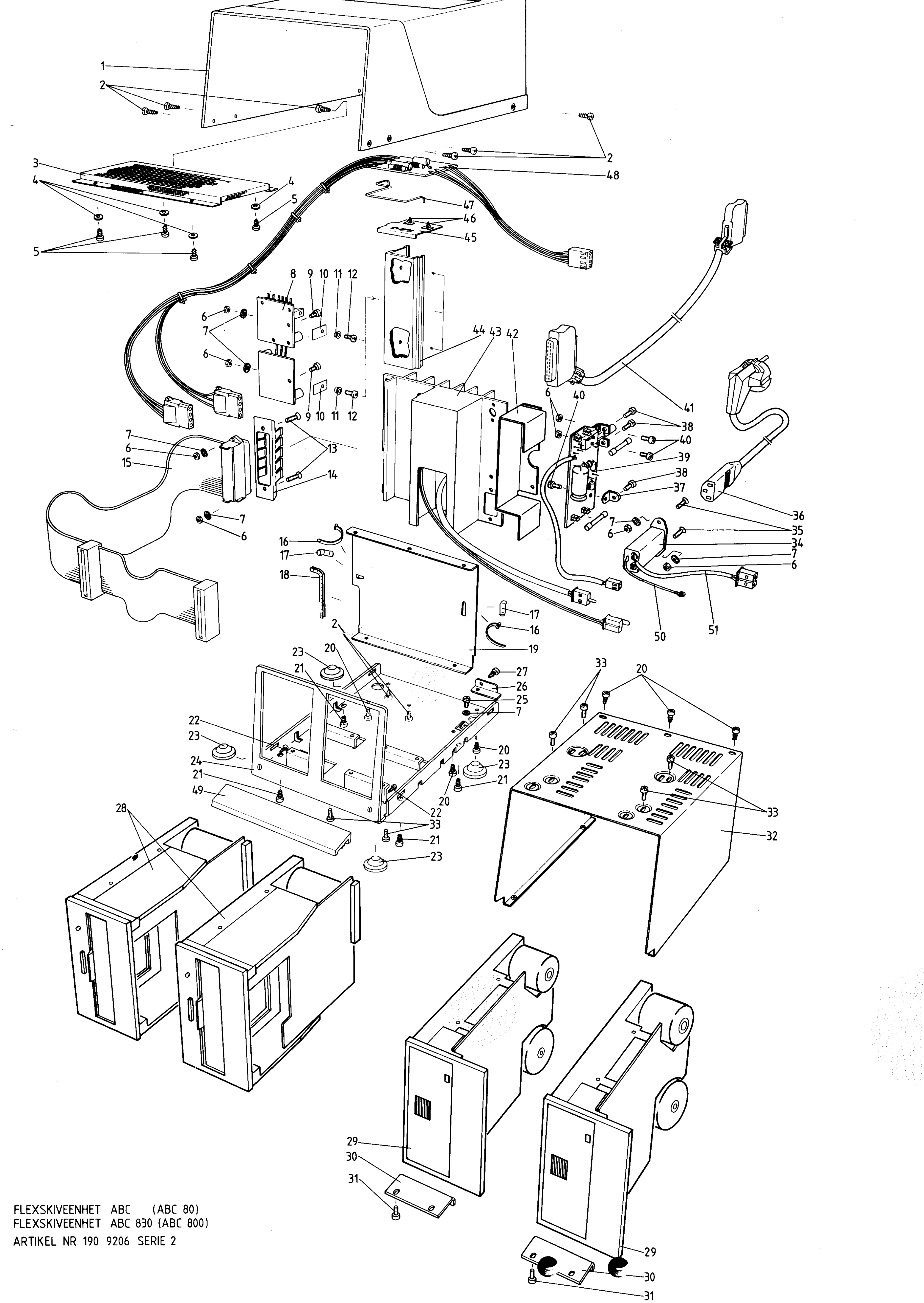
Artikel nr. 190 9206

1.	40 09206-01 (ABC 80)	Frontprofil tryckt
	40 09206-02 (ABC 800)	Hölje
2.	50 10798-07	Skruv B6X9.5
3.	44 20535-01	Galler Ventilation
4.	49 11041-11	Bricka
5.	51 10923-10	Skruv B4X9.5
6.	43 71014-01	Bandkabel 34 p
7.	50 12110-10	Mutter M3
8.	49 11474-01	Taggbricka
9.	50 10882-01	Skruv MKFX 3X14 FXB
10.	50 10075-10 (BASF)	Skruv M3X8
11.	50 30010-10 (MPI)	Skruv URX 6-32X3/8"
12.	44 30134-01	DC/DC Modul kpl
13.	51 10599-10	Skruv RXK B4X6.5
14.	63 80013-01	Glimmerbricka
15.	63 80014-01	Isolerbussning
16.	50 10075-10	Skruv M3X8
17.	55 30747-01 (BASF)	Disk.drive BASF
	55 30747-02	Drive 6106
18.	53 30444-01	Fot
19.	41 09206-10 (ABC 80)	Frontprofil tryckt
	41 09206-01 ABC 800)	Frontprofil tryckt
20.	44 20533-01	Botten
21.	51 10001-10	RXS B6X6.5
22.	51 10476-07	Skruv B6X6.5
23.	44 10117-01	Beröringsskydd
24.	44 10115-01	Fästvinkel
25.	51 10478-07	Skruv RXK B6X8 OXSV
26.	53 90136-01	Skavlist
27.	44 10114-02	Mellanvägg
28.	44 30530-01	Bakstycke kpl
29.	53 50794-01	Isolering
30.	44 20529-01	Lådprofil
31.	44 20534-01	Lock
32.	53 30303-01	KK-Fäste
33.	47 82000-02	Fjäderbygel bearb.
34.	55 20774-02	Filtermodul flexskiv.
35.	50 10881-07	Skruv MKFX M3X12
36.	50 10070-10	Skruv MRX 3X5 FZB
37.	50 10075-07	Skruv MRX 3X8
38.	55 20703-01	Nätmodul
39.	43 64237-01	Nätkabel
40.	43 71356-01	Kablage 24p MX2
41.	44 20566-01	Skärmkåpa



SPRÄNGTECKNING
FLEXSKIVEENHET ABC (ABC 80)
FLEXSKIVEENHET ABC 830 (ABC 800)

ARTIKEL NR 190 9206



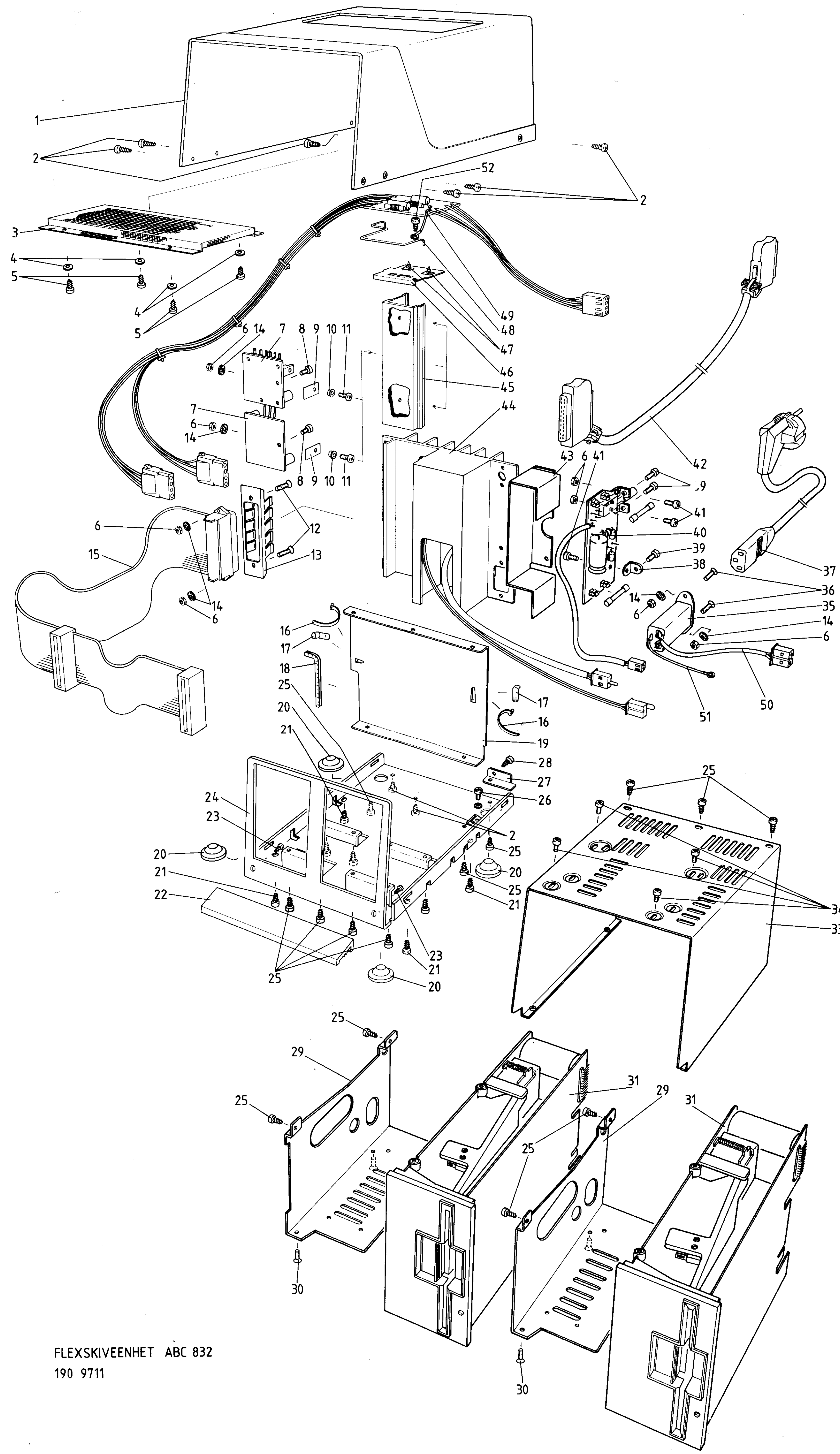
FLEXSKIVEENHET ABC (ABC 80)
FLEXSKIVEENHET ABC 830 (ABC 800)
ARTIKEL NR 190 9206 SERIE 2

FLEXSKIVEENHET ABC (ABC 80) FLEXSKIVEENHET ABC 830 (ABC 800)
Artikel nr. 190 9206 Serie 2

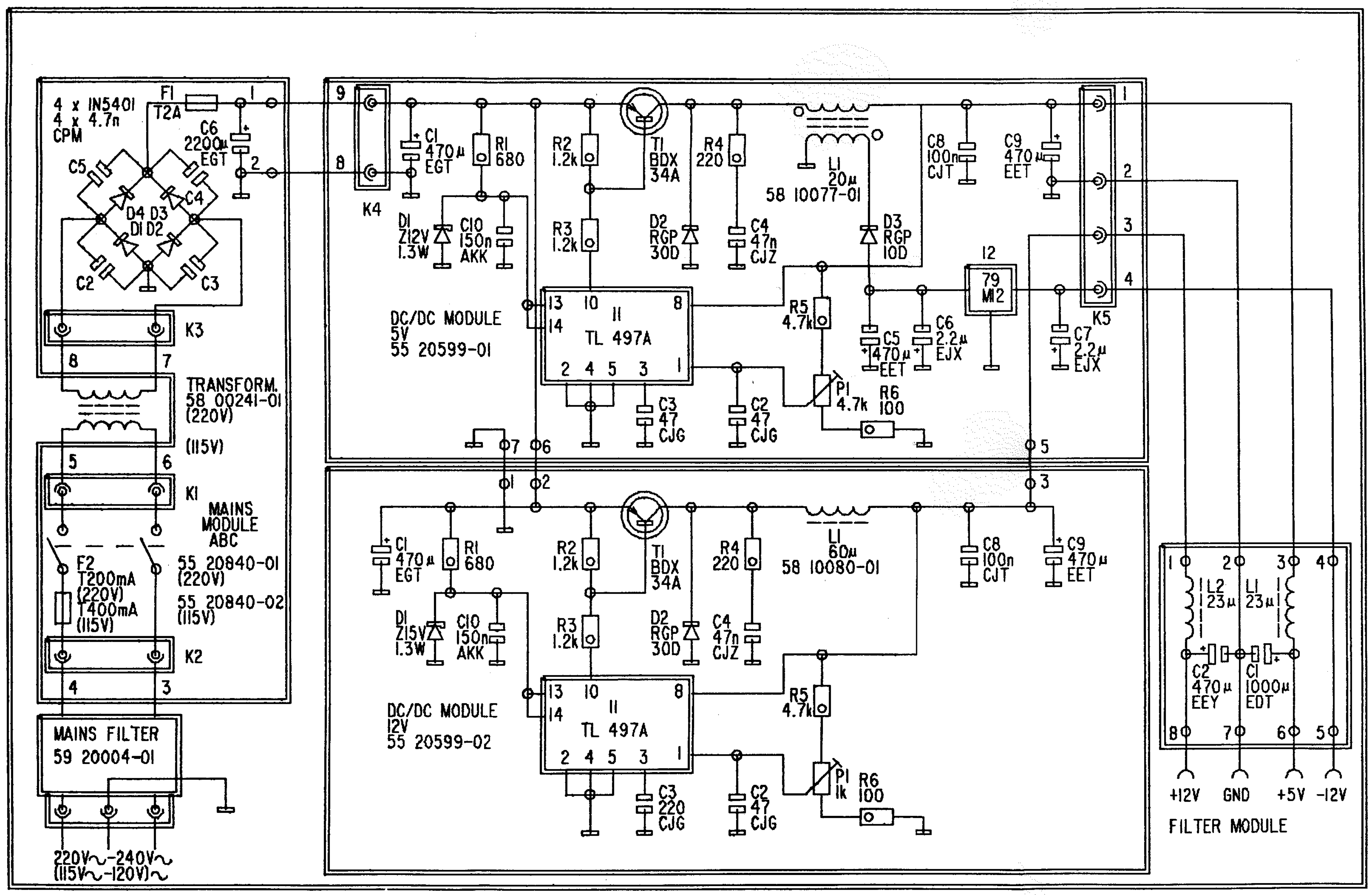
1.	40 09206-01	(ABC 80)	Hölje
	40 09206-02	(ABC 800)	Hölje
2	51 10798-07		Skruv B6X9.5
3.	44 20535-01		Galler ventilation
4.	49 11041-11		Bricka - Tagg
5.	51 10923-10		Skruv B4X9.5
6.	50 12110-10		Mutter M3
7.	49 11474-10		Bricka
8.	44 30134-01		DC/DC Modul kpl
9.	51 10599-10		Skruv RXK B4X6.5
10.	63 80013-01		Glimmerbricka
11.	63 80014-01		Isolerbussning
12.	50 10075-10		Skruv M3X8
13.	50 10882-10		MKFX 3X14
14.	44 20614-01		Kontaktfjäder 37 pol
15	43 71014-01		Bandkabel 34 p
16.	52 20000-01		Spännband
17.	43 01410-01		Isolerslang L=25
18.	53 90136-01		Skavlist
19.	44 20621-01		Mellanvägg
20.	51 10001-10		RXS B6X6,6
21.	51 10476-07		Skruv B6X6,5
22.	51 10001-10		RSX B6X6,5
23.	53 30444-01		Fot
24.	44 20533-01		Botten
25.	50 10101-10		Skruv M4X5
26.	44 10115-01		Fästvinkel
27.	51 10478-07		RXK B6X8
28.	55 30747-02	(MPI)	Diskdrive
29.	55 30747-01	(BASF)	Diskdrive BASF
30.	44 10117-01		Beröringsskydd
31.	50 10075-10	(BASF)	Skruv M3X8
	50 30010-10	(MPI)	Skruv URX6-32X3/8"
32.	44 20607-01		Skärmkåpa
33.	50 10075-10	(BASF)	Skruv M3X8
	50 30010-10	(MPI)	Skruv URX&-32X3/8"
34.	59 20004-01		Nätfilter
35.	50 10881-10		MKFX 3X12
36.	43 50029-04		Nätkabel
37.	44 20602-15		Vinkel krog.
38.	50 10075-07		Skruv MRX 3X8
39.	55 20840-01		Nätmodul ABC
40.	50 10070-10		Skruv MRX 3X5 FZB
41.	43 71356-02		Kablage 24 pol.
42.	53 40012-01		Överslagsskydd
43.	44 96551-15		Bakstycke kpl
44.	44 20529-01		Lådprofil
45.	44 20534-01		Lock
46.	53 30303-01		KK-Fäste
47.	47 82000-02		Fjäderbygel bearb.
48.	55 20774-02		Filtermodul flexskiv.
49.	41 09206-10	(ABC 80)	Frontprofil tryckt
	41 09206-01	(ABC 800)	Frontprofil tryckt
50.	43 01510-01		Kabel skyddsjord
51.	43 01489-01		Kabel nätfilter

FLEXSKIVEENHET ABC 832
Artikel nr. 190 9711

1.	40 09206-02	Hölje
2.	51 10798-07	RXS B6X9.5
3.	44 20535-01	Galler Ventilation
4.	49 11041-11	Bricka
5.	51 10923-10	RXS B4X9.5
6.	50 12110-10	Mutter M3
7.	44 30134-01	DC/DC Modul kpl
8.	51 10599-10	Skruv RXK B4X6.5
9.	63 80013-01	Glimmerbricka
10.	63 80014-01	Isolerbussning
11.	50 10075-10	Skruv M3X8
12.	50 10882-10	MKFX 3X14
13.	44 20614-01	Kontaktfjäder 37 p
14.	49 11474-10	Taggbricka
15.	43 71014-01	Bandkabel 34p
16.	52 20000-01	Spännband
17.	43 01410-01	Isolerslang L=25
18.	53 90136-01	Skavlist
19.	44 20621-01	Mellanvägg
20.	53 30444-01	Fot
21.	51 10476-07	RXK B6X6.5
22.	41 09206-15	Frontprofil tr.
23.	51 10001-10	RXS B6X6.5
24.	44 20533-01	Botten
25.	51 10476-10	RXK B6X6.5
26.	51 10101-10	MRX 4X5
27.	44 10115-01	Fästvinkel
28.	51 10478-07	RXK B6X8
29.	44 20606-01	Konsol
30.	50 30012-16	UFX 6-32 UNCX3/8"
31.	55 30838-01	Diskdrive MICROPOLIS
32.	55 20828-04	KK Contr. MICROPOLIS
33.	44 20607-01	Skärmkåpa
34.	50 30010-10	URX 6-32 UNCX 3/8"
35.	59 20004-01	Nätfilter
36.	50 10881-10	MKFX 3X12
37.	43 50029-04	Nätkabel
38.	44 20602-15	Vinkel
39.	50 10075-07	MRX 3X8
40.	55 20840-01	Nätmodul
41.	50 10070-10	Skruv MRX 3X5 FZB
42.	43 71356-02	Kablage 24p
43.	53 40012-01	Överslagsskydd
44.	44 96551-15	Bakstycke kpl
45.	44 20529-01	Lådprofil
46.	44 20534-01	Lock
47.	53 30303-01	KK-Fäste
48.	47 82000-02	Fjäderbygel
49.	55 20774-02	Filtermodul flexskiv.
50.	43 01489-01	Kabel nätfilter
51.	43 01510-01	Kabel skyddsjord

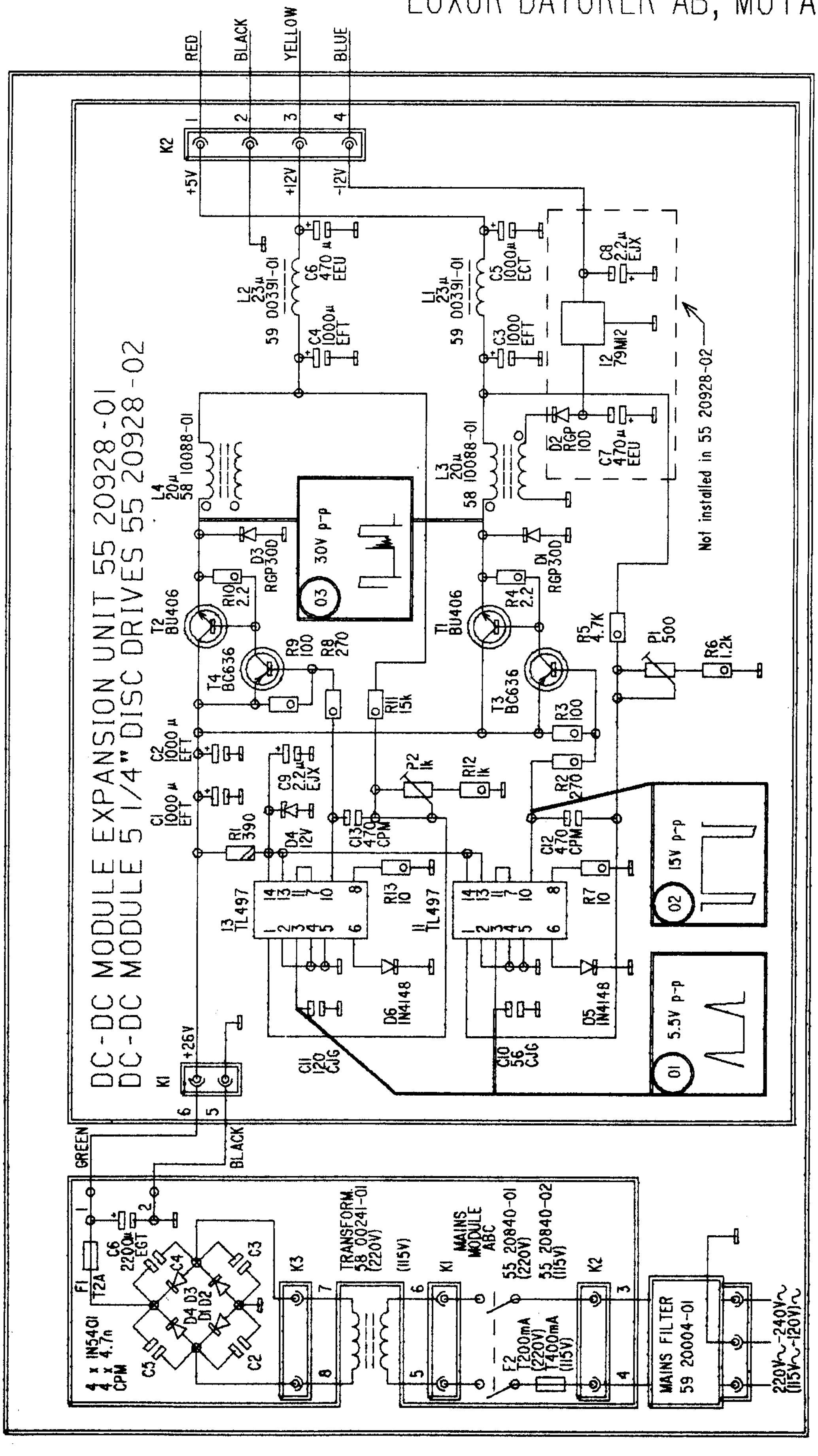


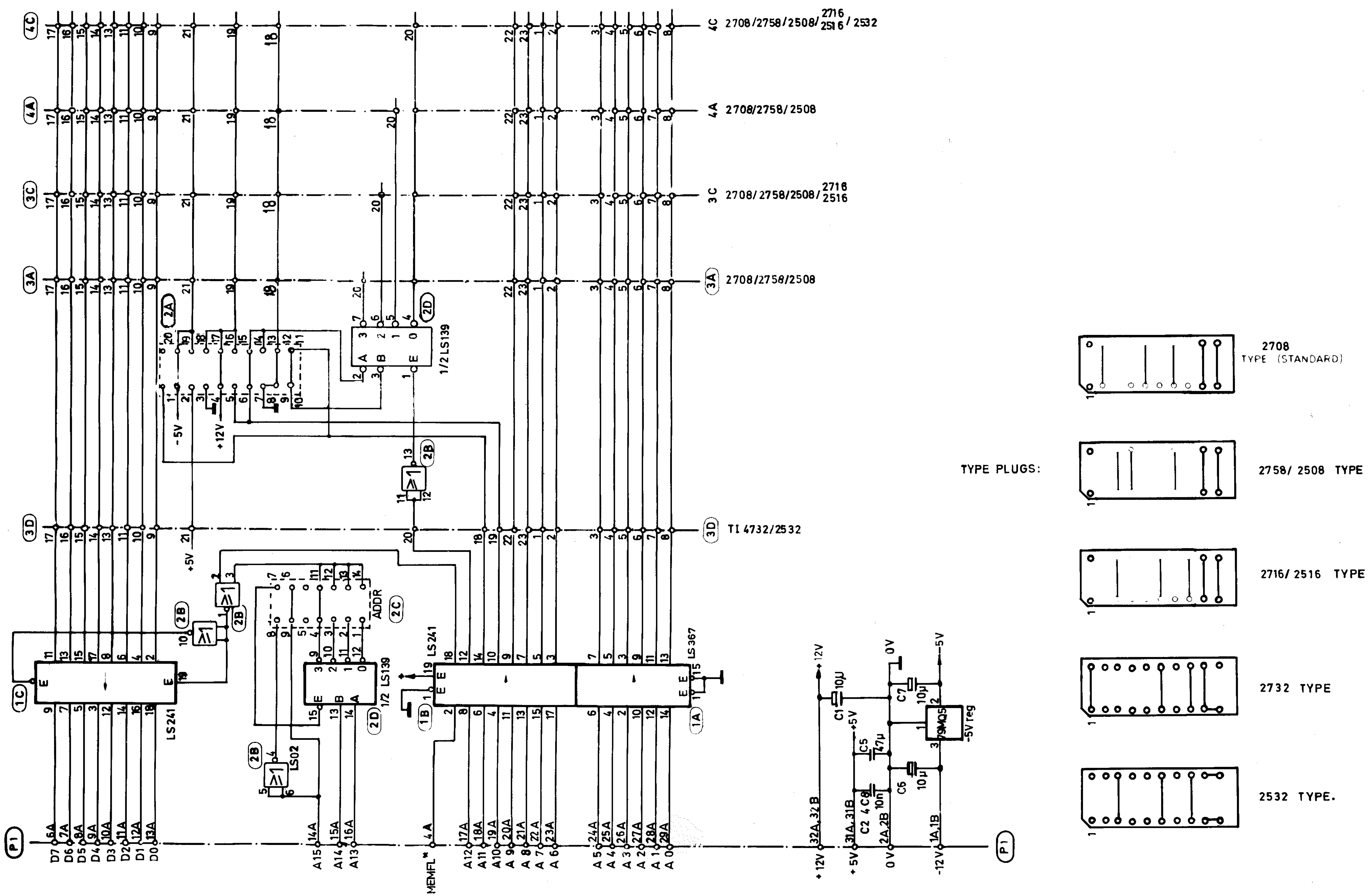
FLEXSKIVEENHET ABC 832
190 9711



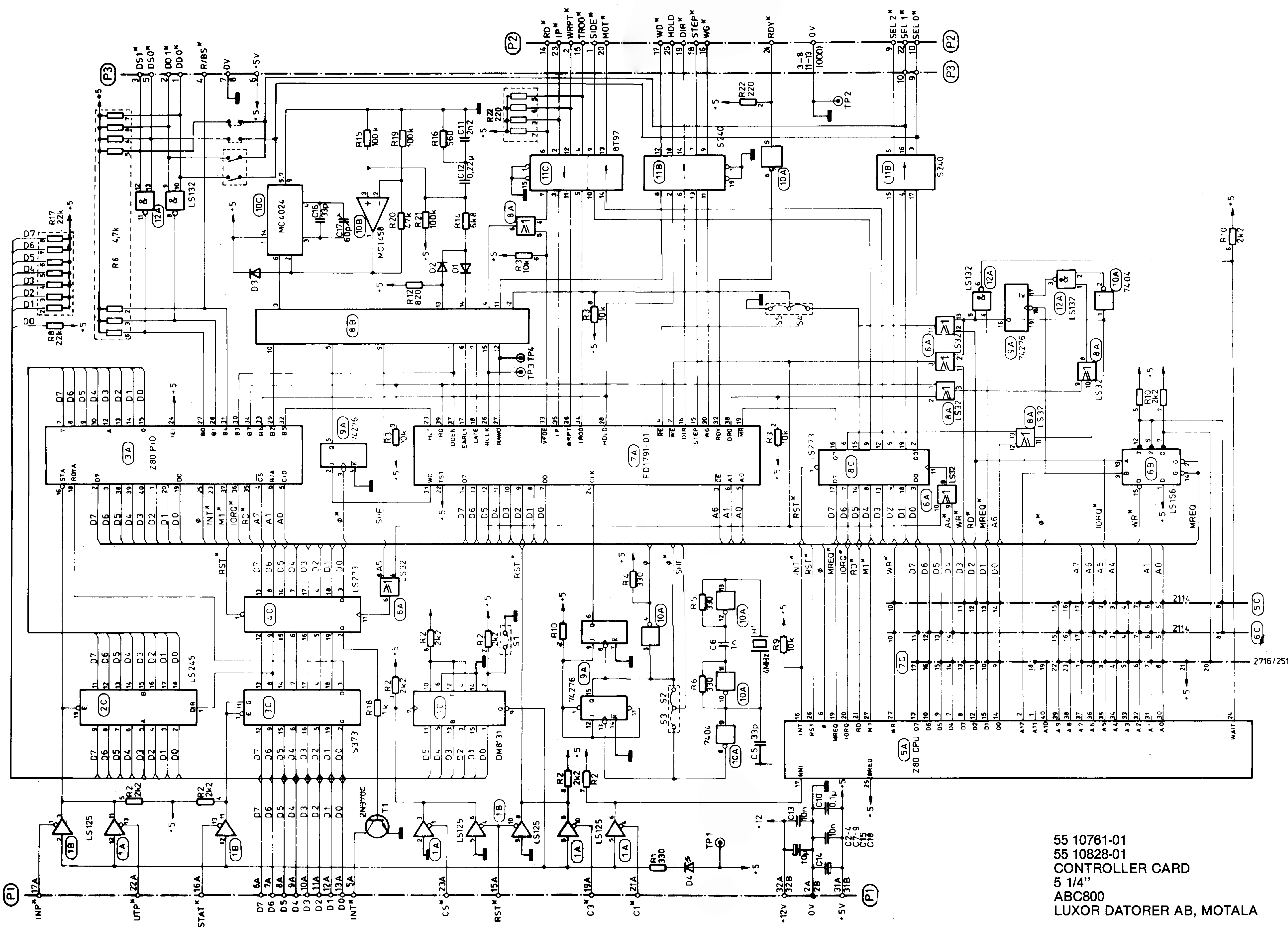
66 89206-01
POWER SUPPLY DISC DRIVER
AND EXPANSION UNIT
ABC800
LUXOR DATORER AB, MOTAL

66 89206-02
POWER SUPPLY DISC DRIVES
AND EXPANSION UNIT
ABC800
LUXOR DATORER AB, MOTALA

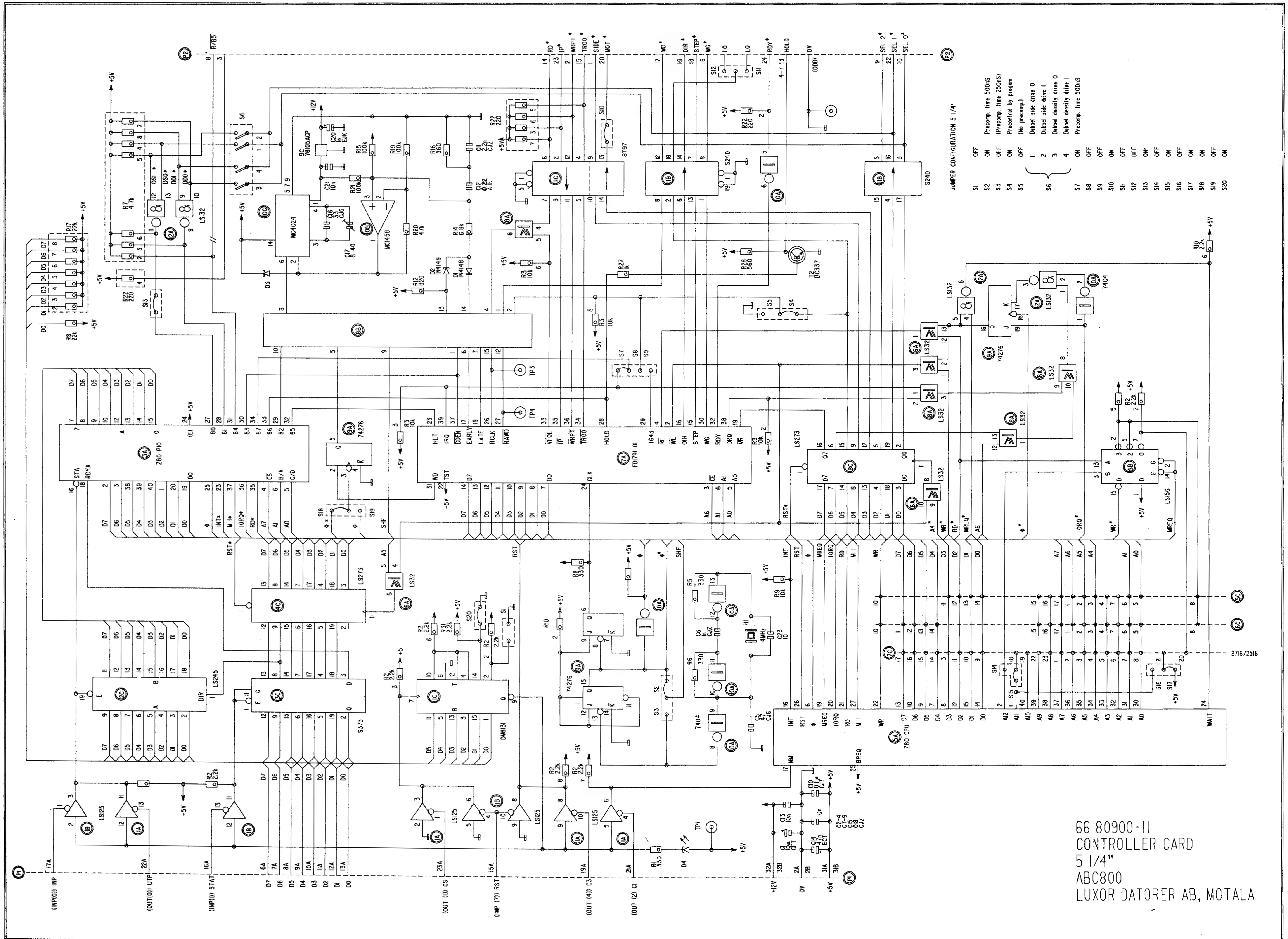




MEMORY UNIT
55 10 762-01
ABC 890
LUXOR DATORER AB, MOTALA



55 10761-01
55 10828-01
CONTROLLER CARD
5 1/4''
ABC800
LUXOR DATORER AB, MOTALA



JUMPER CONFIGURATION 5 1/4"

S1	OFF	
S2	ON	Precomp. time 500nS
S3	OFF	(Precomp. time 250nS)
S4	ON	Precontrol by progam
S5	OFF	(No precomp.)
S6	1	Dubbel side drive 0
	2	Dubbel side drive 1
	3	Dubbel density drive 0
	4	Dubbel density drive 1
S7	ON	Precomp. time 500nS
S8	OFF	
S9	OFF	
S10	ON	
S11	OFF	
S12	OFF	
S13	ON*	
S14	OFF	
S15	ON	
S16	OFF	
S17	ON	
S18	ON	
S19	OFF	
S20	ON	

66 80900-11
CONTROLLER CARD
5 1/4"
ABC800
LUXOR DATORER AB, MOTALA